

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2003年 2月14日

出願番号

Application Number:

特願2003-037473

パリ条約による外国への出願に用いる優先権の主張の基礎となる出願の国コードと出願番号

The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is

J P 2003-037473

出願人

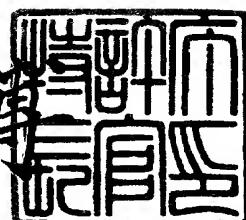
Applicant(s):

TDK株式会社

2008年 3月31日

特許庁長官
Commissioner,
Japan Patent Office

肥塚雅博



【書類名】特許願

【整理番号】 TD99P04685

【あて先】特許庁長官殿

【国際特許分類】

H04B 01/18

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

【氏名】 中井 信也

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100107559

【弁理士】

【氏名又は名称】 星宮 勝美

【先の出願に基づく優先権の主張】

【出願番号】 特願2002- 89726

【出願日】 平成14年 3月27日

【先の出願に基づく優先権の主張】

【出願番号】 特願2002-130372

【出願日】 平成14年 5月 2日

【手数料の表示】

【予納台帳番号】 064839

【納付金額】 21, 000

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】要

【書類名】 明細書

【発明の名称】 フロントエンドモジュール

【特許請求の範囲】

【請求項 1】 第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号を処理するためのフロントエンドモジュールであって、

アンテナに接続され、前記第1および第2の周波数帯域を分離する第1の分離手段と、

前記第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、前記第1の周波数帯域における送信信号と受信信号とを分離する第2の分離手段と、

前記第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、前記第2の周波数帯域における送信信号と受信信号とを分離する第3の分離手段と、

前記第1ないし第3の分離手段を集積するための1つの集積用多層基板とを備え、

前記第1の分離手段は、前記集積用多層基板の内部または表面上の導体層を用いて構成されていることを特徴とするフロントエンドモジュール。

【請求項 2】 前記第2の分離手段に含まれる2つの弹性波素子および前記第3の分離手段に含まれる2つの弹性波素子は、前記集積用多層基板に実装され、

前記弹性波素子以外の第2の分離手段および第3の分離手段の回路部分の少なくとも一部は、前記集積用多層基板の内部または表面上の導体層を用いて構成されていることを特徴とする請求項1記載のフロントエンドモジュール。

【請求項 3】 前記第1の分離手段は、

第1の周波数帯域内の周波数の信号を通過させ、第2の周波数帯域内の周波数の信号を遮断するフィルタと、

第2の周波数帯域内の周波数の信号を通過させ、第1の周波数帯域内の周波数の信号を遮断するフィルタとを有することを特徴とする請求項1または2記載のフロントエンドモジュール。

【請求項4】 前記第1および第2の周波数帯域のそれにおける送信信号および受信信号は、符号分割多重接続方式の信号であることを特徴とする請求項1ないし3のいずれかに記載のフロントエンドモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、携帯電話等の通信装置において送信信号および受信信号を処理するためのフロントエンドモジュールに関する。

【0002】

【従来の技術】

近年、携帯電話は、第3世代を迎える。単なる通話機能だけではなく、高速データ通信機能をも有することが必須となりつつある。そのため、各国において、高速データ通信を可能にする種々の多重化方式の採用が検討されている。しかしながら、多重化方式の統一は困難な状況である。そのため、携帯電話には、マルチモード（複数方式）およびマルチバンド（複数の周波数帯）に対応することが求められている。

【0003】

例えば、欧州では、既に、GSM (Global System for Mobile Communication) 方式とDCS (Digital Cellular System) 方式に対応可能なデュアルバンド型携帯電話が全域で普及している。GSM方式とDCS方式は、いずれも時分割多重接続方式である。欧州では、第3世代携帯電話として、上記の2方式に加え、大きなデータ通信速度（例えば2Mbps）を実現することができる広帯域符号分割多重接続（以下、W-CDMAとも記す。）方式にも対応可能なデュアルモード・トリプルバンド型携帯電話を採用することを予定している。

【0004】

携帯電話では、上述のように新たな機能が付加されると、回路がより複雑になると同時に部品点数が増える。そのため、携帯電話では、より高密度の部品実装技術が要求されている。また、このような事情から、携帯電話の内部の高周波回路では、その実装スペースを削減するため、部品の小型軽量化、複合化および集積

化が不可欠となっている。

【0005】

特許文献1には、GSM方式およびDCS方式に対応したデュアルバンド型携帯電話用の高周波スイッチモジュールが記載されている。この高周波スイッチモジュールでは、分波回路によってGSM方式に対応した周波数帯域とDCS方式に対応した周波数帯域とを分離すると共に、2つの高周波スイッチを用いて、各周波数帯域における送信信号と受信信号とを分離するようになっている。

【0006】

また、特許文献2には、3つの周波数帯域を使用する3つの通信システムのそれぞれの送信信号および受信信号を処理するための高周波モジュールが記載されている。この高周波モジュールでは、ダイプレクサによって、低周波数帯域と高周波数帯域とを分離する。高周波数帯域には、第1および第2の通信システムの2つの周波数帯域が含まれている。低周波数帯域には、第3の通信システムの周波数帯域が含まれている。第1および第2の通信システムの受信信号と、第1および第2の通信システムの送信信号は、第1の高周波スイッチによって分離される。また、第3の通信システムの送信信号と受信信号は、第2の高周波スイッチによって分離される。また、第1の通信システムの受信信号と第2の通信システムの受信信号は、2つのSAWフィルタによって分離される。また、特許文献2には、複数のシート層を積層してなる積層体によって、高周波モジュールの構成要素を複合化することが記載されている。

【0007】

【特許文献1】

特開平11-225088号公報

【特許文献2】

特開2002-43977号公報

【0008】

【発明が解決しようとする課題】

特許文献1に記載された高周波スイッチモジュールでは、高周波スイッチを用いて、各周波数帯域における送信信号と受信信号とを分離している。また、特許

文献2に記載された高周波モジュールでも、高周波スイッチを用いて送信信号と受信信号とを分離している。そのため、特許文献1に記載された高周波スイッチモジュールや、特許文献2に記載された高周波モジュールでは、CDMA方式に対応することができないという問題点がある。

【0009】

なお、特許文献2では、2つの通信方式の受信信号を分離する2つのSAWフィルタを含むものをSAWデュプレクサと称している。しかし、一般的に、デュプレクサは、送信信号と受信信号とを分離するものを指す。本発明の実施の形態においても、送信信号と受信信号とを分離するものをデュプレクサと呼ぶ。従って、特許文献2におけるSAWデュプレクサは、機能上、本発明の実施の形態におけるデュプレクサとは異なるものである。

【0010】

本発明はかかる問題点に鑑みてなされたもので、その目的は、第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号を処理できると共に符号分割多重接続方式に対応可能で、且つ小型軽量化、複合化および集積化が可能なフロントエンドモジュールを提供することにある。

【0011】

【課題を解決するための手段】

本発明のフロントエンドモジュールは、第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号を処理するためのモジュールであって、

アンテナに接続され、第1および第2の周波数帯域を分離する第1の分離手段と、

第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、第1の周波数帯域における送信信号と受信信号とを分離する第2の分離手段と、

第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、第2の周波数帯域における送信信号と受信信号とを分離する第3の分離手段と、

第1ないし第3の分離手段を集積するための1つの集積用多層基板とを備え、

第1の分離手段は、集積用多層基板の内部または表面上の導体層を用いて構成されているものである。

【0012】

本発明のフロントエンドモジュールでは、第1の分離手段によって、第1および第2の周波数帯域が分離され、2つの弹性波素子を含む第2の分離手段によって、第1の周波数帯域における送信信号と受信信号とが分離され、2つの弹性波素子を含む第3の分離手段によって、第2の周波数帯域における送信信号と受信信号とが分離される。第1ないし第3の分離手段は、1つの集積用多層基板によって集積されている。また、第1の分離手段は、集積用多層基板の内部または表面上の導体層を用いて構成されている。なお、弹性波素子とは、弹性波を利用した素子である。弹性波素子は、弹性表面波を利用する弹性表面波素子でもよいし、バルク弹性波を利用するバルク弹性波素子でもよい。

【0013】

本発明のフロントエンドモジュールにおいて、第2の分離手段に含まれる2つの弹性波素子および第3の分離手段に含まれる2つの弹性波素子は、集積用多層基板に実装され、弹性波素子以外の第2の分離手段および第3の分離手段の回路部分の少なくとも一部は、集積用多層基板の内部または表面上の導体層を用いて構成されていてもよい。

【0014】

また、本発明のフロントエンドモジュールにおいて、第1の分離手段は、第1の周波数帯域内の周波数の信号を通過させ、第2の周波数帯域内の周波数の信号を遮断するフィルタと、第2の周波数帯域内の周波数の信号を通過させ、第1の周波数帯域内の周波数の信号を遮断するフィルタとを有していてもよい。

【0015】

また、本発明のフロントエンドモジュールにおいて、第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号は、符号分割多重接続方式の信号であってもよい。

【0016】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

[第1の実施の形態]

始めに、本発明の第1の実施の形態に係るフロントエンドモジュールについて説明する。本実施の形態に係るフロントエンドモジュールは、時分割多重接続方式であるGSM方式と、時分割多重接続方式であるDCS方式と、符号分割多重接続方式であるW-CDMA方式と、符号分割多重接続方式である狭帯域符号分割多重接続（以下、N-CDMAと記す。）方式に対応し、これらの各方式の送信信号および受信信号を処理するモジュールである。GSM方式の送信信号の周波数帯域は880MHz～915MHzである。GSM方式の受信信号の周波数帯域は925MHz～960MHzである。DCS方式の送信信号の周波数帯域は1710MHz～1785MHzである。DCS方式の受信信号の周波数帯域は1805MHz～1880MHzである。W-CDMA方式の送信信号の周波数帯域は1920MHz～1990MHzである。W-CDMA方式の受信信号の周波数帯域は2110MHz～2180MHzである。N-CDMA方式の送信信号の周波数帯域は824MHz～849MHzである。N-CDMA方式の受信信号の周波数帯域は869MHz～894MHzである。

【0017】

N-CDMA方式の送信信号および受信信号の周波数帯域は、本発明における第1の周波数帯域に対応する。W-CDMA方式の送信信号および受信信号の周波数帯域は、本発明における第2の周波数帯域に対応する。

【0018】

まず、図1を参照して、本実施の形態に係るフロントエンドモジュールを含む携帯電話の高周波回路の一例について説明する。図1に示した高周波回路は、アンテナ1と、このアンテナ1に接続された本実施の形態に係るフロントエンドモジュール2と、主に信号の変調および復調を行う集積回路3とを備えている。高周波回路は、更に、GSM方式およびDCS方式用の2つの電圧制御発振器4, 5と、W-CDMA方式用の電圧制御発振器6Wと、N-CDMA方式用の電圧制御発振器6Nとを備えている。これらの電圧制御発振器4, 5, 6W, 6Nは集積回路3に接続されている。

【0019】

高周波回路は、更に、入力端がフロントエンドモジュール2に接続され、それぞれ出力端が集積回路3に接続されたバンドパスフィルタ（以下、BPFと記す。）25G, 25Dと、入力端がフロントエンドモジュール2に接続されたローノイズアンプ36Wと、入力端がローノイズアンプ36Wの出力端に接続され、出力端が集積回路3に接続されたBPF37Wと、入力端がフロントエンドモジュール2に接続されたローノイズアンプ36Nと、入力端がローノイズアンプ36Nの出力端に接続され、出力端が集積回路3に接続されたBPF37Nとを備えている。BPF25G, 25D, 37W, 37Nは、それぞれ弹性波素子を用いて構成されている。

【0020】

高周波回路は、更に、入力端が集積回路3に接続された電力増幅器（図ではPAと記す。）21Gと、入力端が電力増幅器21Gの出力端に接続されたカプラ22Gと、カプラ22Gの出力に基づいて、電力増幅器21Gの出力利得が一定になるように電力増幅器21Gを制御する自動出力制御回路（図ではAPCと記す。）23Gと、入力端がカプラ22Gの出力端に接続され、出力端がフロントエンドモジュール2に接続されたローパスフィルタ（以下、LPFと記す。）24Gとを備えている。これらは、GSM方式用の回路である。高周波回路は、更に、上記GSM方式用の回路と同様に構成された、DCS方式用の電力増幅器21D、カプラ22D、自動出力制御回路23DおよびLPF24Dを備えている。

【0021】

高周波回路は、更に、入力端が集積回路3に接続されたBPF31Wと、入力端がBPF31Wの出力端に接続された電力増幅器32Wと、入力端が電力増幅器32Wの出力端に接続されたカプラ33Wと、カプラ33Wの出力に基づいて、電力増幅器32Wの出力利得が一定になるように電力増幅器32Wを制御する自動出力制御回路34Wと、入力端がカプラ33Wの出力端に接続され、出力端がフロントエンドモジュール2に接続されたアイソレータ35Wとを備えている。これらは、W-CDMA方式用の回路である。高周波回路は、更に、上記W-

CDMA方式用の回路と同様に構成された、N—CDMA方式用のBPF31N、電力増幅器32N、カプラ33N、自動出力制御回路34Nおよびアイソレータ35Nを備えている。BPF31W、31Nは弾性波素子を用いて構成されている。

【0022】

次に、フロントエンドモジュール2について詳しく説明する。フロントエンドモジュール2は、ダイプレクサ11と、高周波スイッチ16、17、12G、12Dと、デュプレクサ13W、13Nとを備えている。ダイプレクサ11は、本発明における第1の分離手段に対応する。デュプレクサ13Nは、本発明における第2の分離手段に対応する。デュプレクサ13Wは、本発明における第3の分離手段に対応する。

【0023】

ダイプレクサ11は、第1ないし第3のポートを有している。第1のポートはアンテナ1に接続されている。第2のポートはN—CDMA方式の信号およびGSM方式の信号を入出力するようになっている。第3のポートはW—CDMA方式の信号およびDCS方式の信号を入出力するようになっている。

【0024】

ダイプレクサ11の第2のポートは、高周波スイッチ17の可動接点に接続されている。高周波スイッチ17の2つの固定接点のうちの一方の固定接点はデュプレクサ13Nに接続されている。高周波スイッチ17の他方の固定接点は、高周波スイッチ12Gの可動接点に接続されている。高周波スイッチ12Gの2つの固定接点のうちの一方の固定接点（符号Rを付した固定接点）はBPF25Gの入力端に接続されている。高周波スイッチ12Gの他方の固定接点（符号Tを付した固定接点）はLPF24Gの出力端に接続されている。

【0025】

ダイプレクサ11の第3のポートは、高周波スイッチ16の可動接点に接続されている。高周波スイッチ16の2つの固定接点のうちの一方の固定接点はデュプレクサ13Wに接続されている。高周波スイッチ16の他方の固定接点は、高周波スイッチ12Dの可動接点に接続されている。高周波スイッチ12Dの2つ

の固定接点のうちの一方の固定接点（符号Rを付した固定接点）はB P F 2 5 Dの入力端に接続されている。高周波スイッチ1 2 Dの他方の固定接点（符号Tを付した固定接点）はL P F 2 4 Dの出力端に接続されている。

【0026】

デュプレクサ1 3 Nは、共通端子と受信端子（符号Rを付した端子）と送信端子（符号Tを付した端子）とを有している。デュプレクサ1 3 Nの共通端子は、高周波スイッチ1 7 の一方の固定接点に接続されている。デュプレクサ1 3 Nの受信端子は、ローノイズアンプ3 6 Nの入力端に接続されている。デュプレクサ1 3 Nの送信端子は、アイソレータ3 5 Nの出力端に接続されている。

【0027】

デュプレクサ1 3 Wは、共通端子と受信端子（符号Rを付した端子）と送信端子（符号Tを付した端子）とを有している。デュプレクサ1 3 Wの共通端子は、高周波スイッチ1 6 の一方の固定接点に接続されている。デュプレクサ1 3 Wの受信端子は、ローノイズアンプ3 6 Wの入力端に接続されている。デュプレクサ1 3 Wの送信端子は、アイソレータ3 5 Wの出力端に接続されている。

【0028】

ダイプレクサ1 1は、信号の周波数に応じて、N－CDMA方式の信号およびGSM方式の信号と、W－CDMA方式の信号およびDCS方式の信号とを分離する。具体的に説明すると、ダイプレクサ1 1は、第2のポートに入力されたN－CDMA方式の送信信号またはGSM方式の送信信号と、第3のポートに入力されたW－CDMA方式の送信信号またはDCS方式の送信信号を第1のポートより出力する。また、ダイプレクサ1 1は、第1のポートに入力されたN－CDMA方式の受信信号またはGSM方式の受信信号を第2のポートより出力し、第1のポートに入力されたW－CDMA方式の受信信号またはDCS方式の受信信号を第3のポートより出力する。

【0029】

高周波スイッチ1 7は、N－CDMA方式の送信信号および受信信号と、GSM方式の送信信号および受信信号とを分離する。具体的に説明すると、高周波スイッチ1 7は、一方の固定接点に入力されたN－CDMA方式の送信信号を可動

接点より出力し、可動接点に入力されたN－CDMA方式の受信信号を一方の固定接点より出力する。また、高周波スイッチ17は、他方の固定接点に入力されたGSM方式の送信信号を可動接点より出力し、可動接点に入力されたGSM方式の受信信号を他方の固定接点より出力する。

【0030】

高周波スイッチ16は、W－CDMA方式の送信信号および受信信号と、DCS方式の送信信号および受信信号とを分離する。具体的に説明すると、高周波スイッチ16は、一方の固定接点に入力されたW－CDMA方式の送信信号を可動接点より出力し、可動接点に入力されたW－CDMA方式の受信信号を一方の固定接点より出力する。また、高周波スイッチ16は、他方の固定接点に入力されたDCS方式の送信信号を可動接点より出力し、可動接点に入力されたDCS方式の受信信号を他方の固定接点より出力する。

【0031】

高周波スイッチ12Gは、GSM方式の送信信号とGSM方式の受信信号とを分離する。具体的に説明すると、高周波スイッチ12Gは、可動接点に入力されたGSM方式の受信信号（図では、GSM／RXと記す。）を一方の固定接点より出力し、他方の固定接点に入力されたGSM方式の送信信号（図では、GSM／TXと記す。）を可動接点より出力する。

【0032】

高周波スイッチ12Dは、DCS方式の送信信号とDCS方式の受信信号とを分離する。具体的に説明すると、高周波スイッチ12Dは、可動接点に入力されたDCS方式の受信信号（図では、DCS／RXと記す。）を一方の固定接点より出力し、他方の固定接点に入力されたDCS方式の送信信号（図では、DCS／TXと記す。）を可動接点より出力する。

【0033】

デュプレクサ13Wは、周波数の違いによって、W－CDMA方式の送信信号とW－CDMA方式の受信信号とを分離する。具体的に説明すると、デュプレクサ13Wは、共通端子に入力されたW－CDMA方式の受信信号（図では、WC DMA／RXと記す。）を受信端子より出力し、送信端子に入力されたW－CD

MA方式の送信信号（図では、WCDMA/TXと記す。）を共通端子より出力する。

【0034】

デュプレクサ13Nは、周波数の違いによって、N-CDMA方式の送信信号とN-CDMA方式の受信信号とを分離する。具体的に説明すると、デュプレクサ13Nは、共通端子に入力されたN-CDMA方式の受信信号（図では、NCDMA/RXと記す。）を受信端子より出力し、送信端子に入力されたN-CDMA方式の送信信号（図では、NCDMA/TXと記す。）を共通端子より出力する。

【0035】

次に、集積回路3について説明する。集積回路3は、I信号とQ信号からなるベースバンドの入力信号を入力すると共に、I信号とQ信号からなるベースバンドの出力信号を出力するようになっている。

【0036】

集積回路3は、入力端がBPF25Gの出力端に接続されたミキサ42Gと、入力端がミキサ42Gの出力端に接続された増幅器43Gと、入力端がBPF25Dの出力端に接続されたミキサ42Dと、入力端がミキサ42Dの出力端に接続された増幅器43Dとを備えている。集積回路3は、更に、入力端がBPF37Wの出力端に接続されたミキサ42Wと、入力端がミキサ42Wの出力端に接続された増幅器43Wと、入力端がBPF37Nの出力端に接続されたミキサ42Nと、入力端がミキサ42Nの出力端に接続された増幅器43Nとを備えている。

【0037】

集積回路3は、更に、出力端が電力増幅器21G、21Dの各入力端に接続されたミキサ41と、出力端がBPF31Wの入力端に接続されたミキサ41Wと、出力端がBPF31Nの入力端に接続されたミキサ41Nと備えている。ミキサ42G、42Dは電圧制御発振器5に接続されている。ミキサ42Wは電圧制御発振器6Wに接続されている。ミキサ41は電圧制御発振器4に接続されている。ミキサ41Wは電圧制御発振器6Wに接続されている。ミキサ41Nは電圧

制御発振器6 Nに接続されている。

【0038】

集積回路3は、更に、GSM方式およびDCS方式用の位相同期化ループ回路（図ではGSM/DCS PLLと記す。）44と、W-CDMA方式用の位相同期化ループ回路（図ではW-CDMA PLLと記す。）45Wと、N-CDMA方式用の位相同期化ループ回路（図ではN-CDMA PLLと記す。）45Nとを備えている。位相同期化ループ回路44は、電圧制御発振器4, 5に接続されている。位相同期化ループ回路45Wは、電圧制御発振器6Wに接続されている。位相同期化ループ回路45Nは、電圧制御発振器6Nに接続されている。

【0039】

ミキサ42Gは、BPF25Gの出力信号に、電圧制御発振器5が输出する高周波信号をミックスして、高周波の受信信号をベースバンド信号に変換するようになっている。ミキサ42Dは、BPF25Dの出力信号に、電圧制御発振器5がoutputする高周波信号をミックスして、高周波の受信信号をベースバンド信号に変換するようになっている。ミキサ42Wは、BPF37Wの出力信号に、電圧制御発振器6Wがoutputする高周波信号をミックスして、高周波の受信信号をベースバンド信号に変換するようになっている。ミキサ42Nは、BPF37Nの出力信号に、電圧制御発振器6Nがoutputする高周波信号をミックスして、高周波の受信信号をベースバンド信号に変換するようになっている。

【0040】

ミキサ41は、集積回路3に入力されたベースバンド信号に、電圧制御発振器4がoutputする高周波信号をミックスして、ベースバンド信号を高周波の送信信号に変換するようになっている。ミキサ41Wは、集積回路3に入力されたベースバンド信号に、電圧制御発振器6Wがoutputする高周波信号をミックスして、ベースバンド信号を高周波の送信信号に変換するようになっている。ミキサ41Nは、集積回路3Cに入力されたベースバンド信号に、電圧制御発振器6Nがoutputする高周波信号をミックスして、ベースバンド信号を高周波の送信信号に変換するようになっている。

【0041】

図示しないが、集積回路3は、更に、入力したI信号とQ信号を直交変調し、変調された信号をミキサ41, 41W, 41Nに送る機能と、増幅器43G, 43D, 43W, 43Nの出力信号を直交復調してI信号とQ信号とを生成し、これらを出力する機能とを備えている。なお、ミキサ41, 41W, 41Nが直交変調する機能を兼ね備えていてもよいし、ミキサ42G, 42D, 42W, 42Nが直交復調する機能を兼ね備えていてもよい。

【0042】

高周波スイッチ12Gより出力されるGSM方式の受信信号は、BPF25Gを通過してミキサ42Gに入力されるようになっている。高周波スイッチ12Dより出力されるDCS方式の受信信号は、BPF25Dを通過してミキサ42Dに入力されるようになっている。デュプレクサ13Wより出力されるW-CDMA方式の受信信号は、ローノイズアンプ36WおよびBPF37Wを通過してミキサ42Wに入力されるようになっている。デュプレクサ13Nより出力されるN-CDMA方式の受信信号は、ローノイズアンプ36NおよびBPF37Nを通過してミキサ42Nに入力されるようになっている。

【0043】

ミキサ41の出力信号は、電力増幅器21G、カプラ22GおよびLPF24Gを通過して高周波スイッチ12Gに入力されると共に、電力増幅器21D、カプラ22DおよびLPF24Dを通過して高周波スイッチ12Dに入力されるようになっている。ミキサ41Wの出力信号は、BPF31W、電力増幅器32W、カプラ33Wおよびアイソレータ35Wを通過してデュプレクサ13Wに入力されるようになっている。ミキサ41Nの出力信号は、BPF31N、電力増幅器32N、カプラ33Nおよびアイソレータ35Nを通過してデュプレクサ13Nに入力されるようになっている。

【0044】

次に、図2を参照して、ダイプレクサ11の回路構成の一例について説明する。図2に示したダイプレクサ11は、第1ないし第3のポート111, 112, 113を有している。第1のポート111はアンテナ1に接続されるようになっ

ている。第2のポート112はGSM方式の信号およびN-CDMA方式の信号を入出力するようになっている。第3のポート113はDCS方式の信号およびW-CDMA方式の信号を入出力するようになっている。ダイブレクサ11は、更に、一端が第1のポート111に接続されたキャパシタ114と、一端がキャパシタ114の他端に接続されたインダクタ115と、一端がインダクタ115の他端に接続され、他端が第2のポート112に接続されたインダクタ116と、一端がインダクタ115の他端に接続され、他端が第2のポート112に接続されたキャパシタ117と、一端がインダクタ115の他端に接続され、他端が接地されたキャパシタ118と、一端が第2のポート112に接続され、他端が接地されたキャパシタ119とを有している。インダクタ115, 116およびキャパシタ117, 118, 119は、GSM方式およびN-CDMA方式のそれぞれの送信信号および受信信号を通過させるLPFを構成している。

【0045】

ダイブレクサ11は、更に、一端がキャパシタ114の他端に接続されたキャパシタ120と、一端がキャパシタ120の他端に接続され、他端が第3のポート113に接続されたキャパシタ121と、一端がキャパシタ120の他端に接続されたキャパシタ122と、一端がキャパシタ122の他端に接続され、他端が接地されたインダクタ123とを有している。キャパシタ120, 121, 122およびインダクタ123は、DCS方式およびW-CDMA方式のそれぞれの送信信号および受信信号を通過させるハイパスフィルタ（以下、HPFと記す。）を構成している。

【0046】

次に、図3を参照して、高周波スイッチ12Gの回路構成の一例について説明する。図3に示した高周波スイッチ12Gは、可動接点131と、2つの固定接点132, 133と、2つの制御端子134, 135とを有している。固定接点132は、図1において記号Tを付した固定接点である。固定接点133は、図1において記号Rを付した固定接点である。高周波スイッチ12Gは、更に、一端が可動接点131に接続されたキャパシタ136と、カソードがキャパシタ136の他端に接続されたダイオード137と、一端がダイオード137のアノ-

ドに接続され、他端が固定接点132に接続されたキャパシタ138と、一端がダイオード137のアノードに接続され、他端が制御端子134に接続されたインダクタ139と、一端が制御端子134に接続され、他端が接地されたキャパシタ140とを有している。

【0047】

高周波スイッチ12Gは、更に、一端がキャパシタ136の他端に接続されたインダクタ141と、一端がインダクタ141の他端に接続され、他端が固定接点133に接続されたキャパシタ142と、アノードがインダクタ141の他端に接続され、カソードが制御端子135に接続されたダイオード143と、一端が制御端子135に接続され、他端が接地されたキャパシタ144とを有している。

【0048】

高周波スイッチ12Gでは、制御端子134に印加される制御信号がハイレベルで、制御端子135に印加される制御信号がローレベルのときには、2つのダイオード137, 143が共にオン状態となり、可動接点131に固定接点132が接続される。一方、制御端子134に印加される制御信号がローレベルで、制御端子135に印加される制御信号がハイレベルのときには、2つのダイオード137, 143が共にオフ状態となり、可動接点131に固定接点133が接続される。

【0049】

なお、図1における高周波スイッチ12D, 16, 17の構成は、高周波スイッチ12Gと同様である。

【0050】

次に、図4を参照して、デュプレクサ13Wの回路構成の一例について説明する。図4に示したデュプレクサ13Wは、共通端子151と受信端子152と送信端子153とを有している。デュプレクサ13Wは、更に、一端が共通端子151に接続された受信側ディレーライン154と、入力端が受信側ディレーライン154の他端に接続され、出力端が受信端子152に接続された受信側BPF155とを有している。デュプレクサ13Wは、更に、一端が共通端子151に

接続された送信側ディレーライン 156 と、出力端が送信側ディレーライン 156 の他端に接続され、入力端が送信端子 153 に接続された送信側 BPF 157 とを有している。BPF 155, 157 は、いずれも弾性波素子を用いて構成されている。

【0051】

受信側ディレーライン 154 は、受信端子 152 側からデュプレクサ 13W を見たときに、受信信号の周波数帯域ではインピーダンスがほぼ 50Ω となり、送信信号の周波数帯域ではインピーダンスが十分に大きくなるように、共通端子 151 と受信側 BPF 155との間に挿入される。同様に、送信側ディレーライン 156 は、送信端子 153 側からデュプレクサ 13W を見たときに、送信信号の周波数帯域ではインピーダンスがほぼ 50Ω となり、受信信号の周波数帯域ではインピーダンスが十分に大きくなるように、共通端子 151 と送信側 BPF 157 との間に挿入される。なお、BPF 155, 157 の構成によっては、受信側ディレーライン 154 と送信側ディレーライン 156 の一方のみを設ければよい場合もある。

【0052】

なお、図4に示したデュプレクサ 13Wにおける共通端子 151、受信端子 152、送信端子 153 と、それらに接続される外部の回路との間に、それぞれ、デュプレクサ 13W と外部の回路とのインピーダンス整合を行う整合回路を設けてもよい。図5は、デュプレクサ 13W およびそれに接続される整合回路の回路構成の一例を示す回路図である。図5に示した例におけるデュプレクサ 13W の構成は、図4に示したデュプレクサ 13W の構成と同様である。図5に示した例では、共通端子 151 に整合回路 201 が接続され、受信端子 152 に整合回路 202 が接続され、送信端子 153 に整合回路 203 が接続されている。これらの整合回路 201, 202, 203 は、フロントエンドモジュール 2 に含まれている。

【0053】

整合回路 201 は、2つの端子 204, 205 と、一端が端子 204 に接続されたインダクタ 206 と、一端がインダクタ 206 の他端に接続され、他端が端

子205に接続されたインダクタ207と、一端がインダクタ206の他端に接続され、他端が接地されたキャパシタ208とを有している。端子204は、図1における高周波スイッチ16の一方の固定接点に接続されている。端子205は、デュプレクサ13Wの共通端子151に接続されている。

【0054】

整合回路202は、2つの端子211, 212と、この端子211, 212の間に接続されたキャパシタ213とを有している。端子211は、デュプレクサ13Wの受信端子152に接続されている。端子212は、図1におけるローノイズアンプ36Wの入力端に接続されている。

【0055】

整合回路203は、2つの端子215, 216と、一端が端子215に接続されたインダクタ217と、一端がインダクタ217の他端に接続され、他端が端子216に接続されたキャパシタ218と、一端がキャパシタ218の他端に接続され、他端が接地されたキャパシタ219とを有している。端子215は、デュプレクサ13Wの送信端子153に接続されている。端子216は、図1におけるアイソレータ35Wの出力端に接続されている。

【0056】

なお、図1におけるデュプレクサ13Nおよびそれに接続される整合回路の回路構成は、デュプレクサ13Wおよびそれに接続される整合回路の回路構成と同様である。

【0057】

次に、図6を参照して、LPF24Gの回路構成の一例について説明する。図6に示したLPF24Gは、入力端子161と出力端子162とを有している。LPF24Gは、更に、一端が入力端子161に接続され、他端が接地されたキャパシタ163と、一端が入力端子161に接続されたインダクタ164と、一端が入力端子161に接続され、他端がインダクタ164の他端に接続されたキャパシタ165と、一端がインダクタ164の他端に接続され、他端が接地されたキャパシタ166とを有している。LPF24Gは、更に、一端がインダクタ164の他端に接続され、他端が出力端子162に接続されたインダクタ167

と、一端がインダクタ 164 の他端に接続され、他端が出力端子 162 に接続されたキャパシタ 168 と、一端が出力端子 162 に接続され、他端が接地されたキャパシタ 169 を有している。なお、図 1 における L P F 24D の回路構成は、L P F 24G と同様である。

【0058】

次に、図 7 を参照して、カプラ 22G の回路構成の一例について説明する。図 7 に示したカプラ 22G は、入力端子 171 と、出力端子 172 と、モニタ端子 173 と、負荷接続端子 174 を有している。カプラ 22G は、更に、一端が入力端子 171 に接続され、他端がモニタ端子 173 に接続されたキャパシタ 171 と、一端が入力端子 171 に接続され、他端が出力端子 172 に接続されたインダクタ 176 と、一端がモニタ端子 173 に接続され、他端が負荷接続端子 174 に接続されたインダクタ 177 と、一端が出力端子 172 に接続され、他端が負荷接続端子 174 に接続されたキャパシタ 178 を有している。モニタ端子 173 は、自動出力制御回路 23G の入力端に接続されるようになっている。負荷接続端子 174 は、 50Ω の負荷を介して接地されるようになっている。なお、図 1 におけるカプラ 22D, 33W, 33N の回路構成は、カプラ 22G と同様である。

【0059】

次に、図 8 を参照して、電力增幅器 21G の回路構成の一例について説明する。図 8 に示した電力增幅器 21G は、入力端子 181 と、出力端子 182 と、電源端子 183 と、接地端子 184 を有している。電源端子 183 には、電源電圧が印加されるようになっている。

【0060】

電力增幅器 21G は、更に、増幅器として機能するモノリシック・マイクロウェーブ集積回路（以下、MMIC と記す。）185 を有している。MMIC 185 の接地端は接地端子 184 に接続されている。電力增幅器 21G は、更に、一端が入力端子 181 に接続され、他端が MMIC 185 の入力端に接続されたキャパシタ 186 と、一端がキャパシタ 186 の他端に接続され、他端が接地端子 184 に接続されたインダクタ 187 を有している。キャパシタ 186 および

インダクタ 187 は、入力整合回路 195 を構成している。

【0061】

電力増幅器 21G は、更に、一端が MMIC 185 の出力端に接続されたキャパシタ 188 と、一端がキャパシタ 188 の他端に接続され、他端が出力端子 182 に接続されたキャパシタ 189 と、一端がキャパシタ 188 の他端に接続され、他端が接地端子 184 に接続されたインダクタ 190 と、一端が出力端子 182 に接続され、他端が接地端子 184 に接続されたインダクタ 191 とを有している。キャパシタ 188, 189 およびインダクタ 190, 191 は、出力整合回路 196 を構成している。

【0062】

電力増幅器 21G は、更に、それぞれ一端が電源端子 183 に接続され、他端が接地端子 184 に接続されたキャパシタ 192, 193 と、一端が電源端子 183 に接続され、他端が MMIC 185 の電源入力端に接続されたチョークコイル 194 とを有している。なお、図 1 における電力増幅器 21D, 32W, 32N の回路構成は、電力増幅器 21G と同様である。

【0063】

次に、フロントエンドモジュール 2 の構造について説明する。フロントエンドモジュール 2 は、ダイプレクサ 11、高周波スイッチ 16, 17, 12G, 12D およびデュプレクサ 13W, 13N を集積するための 1 つの集積用多層基板を備えている。集積用多層基板は、誘電体層と、パターン化された導体層とが交互に積層された構造になっている。フロントエンドモジュール 2 の回路は、集積用多層基板の内部または表面上の導体層と、集積用多層基板に搭載された素子によって構成されている。特に、ダイプレクサ 11 は、集積用多層基板の内部または表面上の導体層を用いて構成されている。

【0064】

次に、図 9 ないし図 11 を参照して、本実施の形態におけるデュプレクサ 13W, 13N の構造の 3 つの例について順に説明する。なお、ここでは、弹性波素子として弹性表面波素子を用いた場合の例について説明するが、弹性表面波素子の代わりにバルク弹性波素子を用いてもよい。弹性表面波素子が圧電体の表面を

伝播する音波（弹性表面波）を利用していいるのに対し、バルク弹性波素子は、圧電体内部（バルク弹性波）を伝播する音波を利用するものである。このバルク弹性波素子のうち、特に圧電体薄膜を用いて作製されたものを薄膜バルク波素子と呼び、特に圧電体薄膜を用いて作製された共振器を薄膜バルク波共振器（Film Bulk Acoustic Resonator : F B A R）と呼ぶ。上記弹性波素子としては、上記薄膜バルク波素子を用いてもよい。この薄膜バルク波素子は、弹性表面波素子に比べて温度特性が良好である。一般に、弹性表面波素子の温度特性が $40 \text{ ppm}/\text{ }^{\circ}\text{C}$ 程度であるのに対し、薄膜バルク波素子の温度特性は $20 \text{ ppm}/\text{ }^{\circ}\text{C}$ 程度である。従って、薄膜バルク波素子は、フィルタに要求される急峻な周波数特性を実現するのに有利である。

【0065】

図9は、デュプレクサ13W, 13Nの構造の第1の例を示す断面図である。第1の例では、デュプレクサ13W, 13Nは、図4における受信側BPF155に用いられる弹性表面波素子を含むチップ51と、図4における送信側BPF157に用いられる弹性表面波素子を含むチップ52と、これら2つのチップ51, 52が実装された実装基板53と、チップ51, 52を封止するキャップ54とを有している。実装基板53は、例えば、誘電体層の材料としてセラミックを用いたセラミック多層基板になっている。実装基板53は、弹性表面波素子以外のデュプレクサ13Wまたはデュプレクサ13Nの構成部分を含んでいる。例えば、デュプレクサ13W, 13Nの受信側ディレーライン154および送信側ディレーライン156は、実装基板53の内部または表面上の導体層を用いて構成されている。また、デュプレクサ13W, 13Nの共通端子151、受信端子152および送信端子153は、実装基板53の下面に配置されている。

【0066】

チップ51, 52は、LiTaO₃等の圧電材料からなる圧電基板と、この圧電基板の一方の面に形成された櫛形電極と、この櫛形電極を外部の回路に接続するための接続電極55とを有している。図9に示した例では、接続電極55は、櫛形電極と同一面上に配置されている。また、この例では、チップ51, 52は、櫛形電極が実装基板53の上面に對向するように、フリップチップボンディング

グによって、実装基板53に実装されている。なお、チップ51, 52が実装基板53に実装された状態で、櫛形電極と実装基板53の上面との間に空間が形成されるようになっている。

【0067】

第1の例では、上記の構成のデュプレクサ13W, 13Nは、フロントエンドモジュール2の集積用多層基板20に搭載されている。集積用多層基板20は、例えば低温焼成セラミック多層基板になっている。集積用多層基板20は、デュプレクサ13W, 13N以外のフロントエンドモジュール2の回路を含んでいる。

【0068】

図9には、第1の例におけるフロントエンドモジュール2の厚さの一例が示されている。この例では、デュプレクサ13W, 13Nの実装基板53の厚さが0.5mm、デュプレクサ13W, 13Nの実装基板53の上面からキャップ54の上面までの部分の厚さが0.5mm、集積用多層基板20の厚さが0.8mmとなっている。従って、この例では、フロントエンドモジュール2の厚さは、1.8mm以上となる。

【0069】

図10は、デュプレクサ13W, 13Nの構造の第2の例を示す断面図である。第2の例では、デュプレクサ13W, 13Nは、第1の例と同様のチップ51, 52を有している。しかし、第2の例では実装基板53は設けられておらず、チップ51, 52は、フロントエンドモジュール2の集積用多層基板20に、直接搭載されている。チップ51, 52は、例えば、櫛形電極が集積用多層基板20の上面に対向するように、フリップチップボンディングによって、集積用多層基板20に実装されている。なお、チップ51, 52が集積用多層基板20に実装された状態で、櫛形電極と集積用多層基板20の上面との間に空間が形成されるようになっている。また、チップ51, 52は、キャップ54によって封止されている。

【0070】

第2の例では、弾性表面波素子以外のデュプレクサ13W, 13Nの構成部分

は、集積用多層基板20に含まれている。例えば、デュプレクサ13W, 13Nの受信側ディレーライン154および送信側ディレーライン156は、集積用多層基板20の内部または表面上の導体層を用いて構成されている。また、デュプレクサ13W, 13Nの共通端子151、受信端子152および送信端子153は、集積用多層基板20の下面に配置されている。また、集積用多層基板20は、デュプレクサ13W, 13N以外のフロントエンドモジュール2の回路を含んでいる。

【0071】

図10には、第2の例におけるフロントエンドモジュール2の厚さの一例が示されている。この例では、集積用多層基板20の上面からデュプレクサ13W, 13Nのキャップ54の上面までの部分の厚さが0.5mm、集積用多層基板20の厚さが0.8mmとなっている。従って、この例では、フロントエンドモジュール2の厚さは、1.3mm以上となる。

【0072】

図11は、デュプレクサ13W, 13Nの構造の第3の例を示す断面図である。第3の例では、デュプレクサ13W, 13Nは、第1の例と同様のチップ51, 52と、これらのチップ51, 52が実装された1つまたは2つの実装基板56と、チップ51, 52を封止するキャップ54とを有している。なお、図11には、2つのチップ51, 52を1つの実装基板56に実装した例を示しているが、チップ51, 52を、それぞれ別個の実装基板56に実装してもよい。

【0073】

実装基板56は、単層の誘電体層と、この誘電体層の上面および下面に設けられた、パターン化された導体層と、誘電体層の側面に設けられ、誘電体層の上面に設けられた導体層と下面に設けられた導体層とを接続する導体部とを有している。チップ51, 52は、例えば、櫛形電極が実装基板56の上面に対向するように、フリップチップボンディングによって、実装基板56に実装されている。なお、チップ51, 52が実装基板56に実装された状態で、櫛形電極と実装基板56の上面との間に空間が形成されるようになっている。

【0074】

チップ51、52および実装基板56は、フロントエンドモジュール2の集積用多層基板20に搭載されている。第3の例では、弾性表面波素子以外のデュプレクサ13W、13Nの構成部分は、集積用多層基板20に含まれている。例えば、デュプレクサ13W、13Nの受信側ディレーライン154および送信側ディレーライン156は、集積用多層基板20の内部または表面上の導体層を用いて構成されている。また、デュプレクサ13W、13Nの共通端子151、受信端子152および送信端子153は、集積用多層基板20の下面に配置されている。また、集積用多層基板20は、デュプレクサ13W、13N以外のフロントエンドモジュール2の回路を含んでいる。

【0075】

図11には、第3の例におけるフロントエンドモジュール2の厚さの一例が示されている。この例では、集積用多層基板20の上面からデュプレクサ13W、13Nのキャップ54の上面までの部分の厚さが0.7mm、集積用多層基板20の厚さが0.8mmとなっている。従って、この例では、フロントエンドモジュール2の厚さは、1.5mm以上となる。

【0076】

以上説明したように、本実施の形態に係るフロントエンドモジュール2では、ダイプレクサ11と、高周波スイッチ16、17、12G、12Dと、2つの弾性波素子を含むデュプレクサ13Wと、2つの弾性波素子を含むデュプレクサ13Nとを、1つの集積用多層基板20によって集積している。ダイプレクサ11は、集積用多層基板20の内部または表面上の導体層を用いて構成されている。弾性波素子を含むデュプレクサ13W、13Nは、同軸誘電体形のデュプレクサに比べて、小型および軽量であると共に、複合化および集積化が容易である。従って、本実施の形態によれば、2種類の時分割多重接続方式（GSM方式とDCS方式）と2種類の符号分割多重接続方式（W-CDMA方式とN-CDMA方式）に対応可能で、且つ、小型軽量化、複合化および集積化が容易なフロントエンドモジュール2を実現することができる。

【0077】

また、本実施の形態によれば、弾性波素子を含むデュプレクサ13W、13N

を、ダイプレクサ11および高周波スイッチ12G, 12D, 16, 17と一体化することにより、デュプレクサ13W, 13Nとその周辺回路とのインピーダンス整合を最適化することが可能になる。従って、本実施の形態によれば、フロントエンドモジュール2の性能を向上させることも可能になる。

【0078】

ところで、デュプレクサ13W, 13Nでは、共通端子151、受信端子152、送信端子153の各インピーダンスは、通過帯域内の周波数に対しては、挿入損失が最小になるよう 50Ω に設定され、阻止帯域内の周波数に対しては、減衰が大きくなるように大きな値に設定される。そのため、弹性波素子と、弹性波素子以外の構成部分（ディレーライン154, 156や整合回路）とを含むデュプレクサ13W, 13N全体で、特性を最適化する必要がある。

【0079】

図9に示したデュプレクサ13W, 13Nの構造の第1の例では、それぞれ弹性波素子を含むチップ51, 52と、弹性波素子以外のデュプレクサ13W, 13Nの構成部分を含む実装基板53とが一体化されている。そのため、第1の例では、デュプレクサ13W, 13Nを、フロントエンドモジュール2における他の構成要素から独立した状態で製造することができる。従って、第1の例では、特性が最適化された状態のデュプレクサ13W, 13Nを、集積用多層基板20に搭載することができる。しかし、第1の例では、フロントエンドモジュール2の厚さが大きくなってしまうという不具合がある。

【0080】

図10に示したデュプレクサ13W, 13Nの構造の第2の例では、弹性波素子以外のデュプレクサ13W, 13Nの構成部分は集積用多層基板20に設けられ、それぞれ弹性波素子を含むチップ51, 52は集積用多層基板20に搭載されている。この第2の例によれば、フロントエンドモジュール2の厚さを小さくすることができる。また、第2の例によれば、デュプレクサ13W, 13N全体で特性が最適になるように、チップ51, 52の特性と、集積用多層基板20に設けられた、弹性波素子以外のデュプレクサ13W, 13Nの構成部分の特性とを設計し、設計通りのチップ51, 52および集積用多層基板20を使用するこ

とによって、デュプレクサ 13W, 13N 全体の特性を最適化することが可能になる。

【0081】

ところで、ペアチップの状態であるチップ 51, 52 の特性を測定するにはプローブを用いる必要がある。しかし、プローブ自体が高周波特性を持つため、チップ 51, 52 の高周波特性を正確に測定することは難しい。そのため、ある割合で不良品のチップ 51, 52 が集積用多層基板 20 に搭載されるという不具合がある。不良品のチップ 51, 52 が集積用多層基板 20 に搭載されると、デュプレクサ 13W, 13N 以外のフロントエンドモジュール 2 の構成部分の特性が良好であっても、フロントエンドモジュール 2 全体が不良品になってしまう。そのため、第 2 の例では、フロントエンドモジュール 2 の歩留まりが低くなるという不具合がある。

【0082】

図 11 に示したデュプレクサ 13W, 13N の構造の第 3 の例では、それぞれ弹性波素子を含むチップ 51, 52 は実装基板 56 に実装されている。従って、チップ 51, 52 および実装基板 56 は、パッケージ化された 1 つの部品を構成している。また、第 3 の例では、弹性波素子以外のデュプレクサ 13W, 13N の構成部分は集積用多層基板 20 に設けられ、チップ 51, 52 および実装基板 56 は、集積用多層基板 20 に搭載されている。チップ 51, 52 および実装基板 56 によって構成された部品については、プローブを用いることなく、通常の部品を測定するための治具を用いて正確に特性を測定することができる。従って、第 3 の例によれば、良品のチップ 51, 52 および実装基板 56 のみを集積用多層基板 20 に搭載することができ、その結果、フロントエンドモジュール 2 の歩留まりを向上させることができる。また、第 3 の例によれば、実装基板 56 は薄くてもよいため、フロントエンドモジュール 2 の厚さを小さくすることもできる。

【0083】

また、上記第 2 の例および第 3 の例では、デュプレクサ 13W, 13N における BPF に用いられる弹性表面波素子を含むチップ 51, 52 は集積用多層基板

20の上面に実装され、弾性表面波素子以外のデュプレクサ13W, 13Nの回路部分の少なくとも一部は集積用多層基板20の内部または表面上の導体層を用いて構成されている。これにより、フロントエンドモジュール2をより小型軽量化することが可能になる。

【0084】

以下、本実施の形態に係るフロントエンドモジュール2の3つの変形例について説明する。

【0085】

図12は、第1の変形例のフロントエンドモジュール2を含む携帯電話の高周波回路を示すブロック図である。第1の変形例のフロントエンドモジュール2は、図1に示したフロントエンドモジュール2の構成要素に加え、GSM方式の送信信号を通過させるカプラ22GおよびLPF24Gと、DCS方式の送信信号を通過させるカプラ22DおよびLPF24Dと、GSM方式の受信信号を通過させるBPF25Gと、DCS方式の受信信号を通過させるBPF25Dと、W-CDMA方式の受信信号を通過させるBPF37Wと、N-CDMA方式の受信信号を通過させるBPF37Nとを備えている。また、第1の変形例では、集積用多層基板20は、図1に示したフロントエンドモジュール2の構成要素に加え、新たに加えられた上記の各構成要素も集積している。

【0086】

第1の変形例のフロントエンドモジュール2のその他の構成は、図1に示したフロントエンドモジュール2と同様である。第1の変形例によれば、フロントエンドモジュール2に新たに加えられた上記の各構成要素も含めて、フロントエンドモジュール2全体の特性の最適化を図ることができる。

【0087】

図13は、第2の変形例のフロントエンドモジュール2を含む携帯電話の高周波回路を示すブロック図である。第2の変形例のフロントエンドモジュール2は、図1に示したフロントエンドモジュール2の構成要素に加え、電力増幅器21G, 21D、カプラ22G, 22D、自動出力制御回路23G, 23D、LPF24G, 24D、BPF25G, 25D、BPF31W, 31N、電力増幅器3

2 W, 32 N、カプラ 33 W, 33 N、自動出力制御回路 34 W, 34 N、アイソレータ 35 W, 35 N、ローノイズアンプ 36 W, 36 N および BPF 37 W, 37 N を備えている。また、第 2 の変形例では、集積用多層基板 20 は、図 1 に示したフロントエンドモジュール 2 の構成要素に加え、新たに加えられた上記の各構成要素も集積している。

【0088】

第 2 の変形例のフロントエンドモジュール 2 のその他の構成は、図 1 に示したフロントエンドモジュール 2 と同様である。第 2 の変形例によれば、フロントエンドモジュール 2 に新たに加えられた上記の各構成要素も含めて、フロントエンドモジュール 2 全体の特性の最適化を図ることができる。

【0089】

図 14 は、第 2 の変形例のフロントエンドモジュール 2 における電力増幅器 21 G の配置の一例を示す断面図である。この例では、電力増幅器 21 G の MMIC 185 は集積用多層基板 20 に搭載されている。電力増幅器 21 G の入力整合回路 195 および出力整合回路 196 は、集積用多層基板 20 の内部または表面上の導体層を用いて構成されている。図示しないが、電力増幅器 21 G のキャパシタ 192, 193 およびチョークコイル 194 は集積用多層基板 20 に搭載されている。また、集積用多層基板 20 における MMIC 185 が搭載される面とは反対側の面には、MMIC 185 が発生する熱を放散させるための導体層 197 が形成されている。集積用多層基板 20 には、更に、MMIC 185 が発生する熱を導体層 197 に導くために MMIC 185 の下面と導体層 197 を接続する複数のビアホール 198 が形成されている。なお、電力増幅器 21 D, 32 W, 32 N の配置も、電力増幅器 21 G と同様である。

【0090】

次に、図 15 および図 16 を参照して、第 3 の変形例について説明する。第 3 の変形例のフロントエンドモジュール 2 は、図 1、図 12 または図 13 に示したフロントエンドモジュール 2 において、更にアンテナ 1 を備えたものである。第 3 の変形例では、集積用多層基板 20 は、図 1、図 12 または図 13 に示したフロントエンドモジュール 2 の構成要素に加え、アンテナ 1 も集積する。

【0091】

以下、第3の変形例におけるアンテナ1の構造の2つの例について説明する。携帯電話に用いられるアンテナとしては、各種の形式および構造のものが知られているが、ここでは、アンテナ1としてパッチアンテナを用いるものとする。

【0092】

図15は、アンテナ1の構造の第1の例を示す斜視図である。第1の例では、アンテナ1は、集積用多層基板20とは別個に製造され、例えば半田付けによって集積用多層基板20に搭載されている。第1の例におけるアンテナ1は、誘電体よりなる直方体形状の誘電体部81と、この誘電体部81の上面に設けられた電極82と、誘電体部81の底面に設けられ、接地面を形成する導体層83と、誘電体部81の側部に設けられた給電用導体部84と備えている。電極82および導体層83は、それぞれ矩形の平板状になっている。給電用導体部84の上端部は、電極82の側部に対して、所定の間隔を開けて対向している。集積用多層基板20の上面には、給電用導体部84の下端部に接続される導体層85が設けられている。

【0093】

図16は、アンテナ1の構造の第2の例を示す斜視図である。第2の例では、アンテナ1は、集積用多層基板20に組み込まれている。第2の例におけるアンテナ1は、集積用多層基板20の上面に設けられた電極92と、集積用多層基板20の内部において電極92に対向する位置に配置され、接地面を形成する導体層93と、集積用多層基板20の側部に設けられた給電用導体部94と備えている。電極92および導体層93は、それぞれ矩形の平板状になっている。給電用導体部94の上端部は、電極92の側部に対して、所定の間隔を開けて対向している。また、集積用多層基板20の内部において、導体層93よりも下の位置には、給電用導体部94の下端部に接続される導体層95が設けられている。

【0094】

第3の変形例によれば、アンテナ1も含めて、フロントエンドモジュール2全体の特性の最適化を図ることができる。

【0095】

なお、本実施の形態において、高周波スイッチ12G, 12Dの代わりに、それぞれデュプレクサを用いてよい。

【0096】

[第2の実施の形態]

次に、本発明の第2の実施の形態に係るフロントエンドモジュールについて説明する。本実施の形態に係るフロントエンドモジュールは、AMPS (Advanced Mobile Phone System) で用いられる周波数帯域（以下、AMPS帯域と記す。）における送信信号および受信信号と、PCS (Personal Communications Service) で用いられる周波数帯域（以下、PCS帯域と記す。）における送信信号および受信信号と、GPS (Global Positioning System) における受信信号とを処理するためのモジュールである。GPSにおける受信信号は、位置検出機能のための信号である。AMPS帯域は本発明における第1の周波数帯域に対応し、PCS帯域は本発明における第2の周波数帯域に対応する。また、本実施の形態において、AMPS帯域における送信信号および受信信号と、PCS帯域における送信信号および受信信号は、いずれも符号分割多重接続方式の信号である。

【0097】

図18は、上記各送信信号および受信信号の周波数帯域を示している。図18において、記号TXは送信信号を表し、記号RXは受信信号を表している。AMPS帯域における送信信号の周波数帯域は、824MHz～849MHzである。AMPS帯域における受信信号の周波数帯域は、869MHz～894MHzである。PCS帯域における送信信号の周波数帯域は、1850MHz～1910MHzである。PCS帯域における受信信号の周波数帯域は、1930MHz～1990MHzである。GPSにおける受信信号の周波数帯域（以下、GPS帯域と記す。）は、1574MHz～1576MHzである。

【0098】

まず、図17を参照して、本実施の形態に係るフロントエンドモジュールを含む携帯電話の高周波回路の一例について説明する。図17に示した高周波回路は、2つのアンテナ301A, 301Bと、これらのアンテナ301A, 301Bに接続されたフロントエンドモジュール302とを備えている。アンテナ301

Aは、AMP S帯域およびPCS帯域における信号の送信および受信に用いられる。アンテナ301Bは、GPSにおける受信信号の受信に用いられる。

【0099】

図17に示した高周波回路は、更に、主にAMP S帯域およびPCS帯域における信号の変調および復調を行う集積回路303Aと、主にGPSにおける受信信号の復調を行う集積回路303Bとを備えている。高周波回路は、更に、それぞれ入力端がフロントエンドモジュール302に接続され、出力端が集積回路303Aに接続された2つのローノイズアンプ304A、304Pと、入力端がフロントエンドモジュール302に接続され、出力端が集積回路303Bに接続されたローノイズアンプ304Gとを備えている。高周波回路は、更に、それぞれ入力端が集積回路303Aに接続された2つの電力増幅器305A、305Pと、入力端が電力増幅器305Aの出力端に接続され、出力端がフロントエンドモジュール302に接続されたアイソレータ306Aと、入力端が電力増幅器305Pの出力端に接続され、出力端がフロントエンドモジュール302に接続されたアイソレータ306Pとを備えている。

【0100】

フロントエンドモジュール302は、ダイプレクサ310と、2つのデュプレクサ312、313と、BPF314とを備えている。ダイプレクサ310は、本発明における第1の分離手段に対応する。デュプレクサ312は、本発明における第2の分離手段に対応する。デュプレクサ313は、本発明における第3の分離手段に対応する。

【0101】

ダイプレクサ310は、第1ないし第3のポートを有している。第1のポートはアンテナ301Aに接続されている。第2のポートはデュプレクサ312に接続されている。第3のポートはデュプレクサ313に接続されている。ダイプレクサ310は、AMP S帯域とPCS帯域とを分離する。すなわち、ダイプレクサ310は、第2のポートに入力されたAMP S帯域における送信信号を第1のポートより出力すると共に、第1のポートに入力されたAMP S帯域における受信信号を第2のポートより出力する。また、ダイプレクサ310は、第3のポー

トに入力されたP C S帯域における送信信号を第1のポートより出力すると共に、第1のポートに入力されたP C S帯域における受信信号を第3のポートより出力する。

【0102】

デュプレクサ312は、共通端子と送信端子と受信端子とを有している。共通端子はダイプレクサ310の第2のポートに接続されている。送信端子はアイソレータ306Aの出力端に接続されている。受信端子はローノイズアンプ304Aの入力端に接続されている。デュプレクサ312は、AMP S帯域における送信信号（図では、AMP S/TXと記す。）と受信信号（図では、AMP S/RXと記す。）とを分離する。すなわち、デュプレクサ312は、送信端子に入力されたAMP S帯域における送信信号を共通端子より出力すると共に、共通端子に入力されたAMP S帯域における受信信号を受信端子より出力する。

【0103】

デュプレクサ313は、共通端子と送信端子と受信端子とを有している。共通端子はダイプレクサ310の第3のポートに接続されている。送信端子はアイソレータ306Pの出力端に接続されている。受信端子はローノイズアンプ304Pの入力端に接続されている。デュプレクサ313は、P C S帯域における送信信号（図では、P C S/TXと記す。）と受信信号（図では、P C S/RXと記す。）とを分離する。すなわち、デュプレクサ313は、送信端子に入力されたP C S帯域における送信信号を共通端子より出力すると共に、共通端子に入力されたP C S帯域における受信信号を受信端子より出力する。

【0104】

B P F314の入力端はアンテナ301Bに接続され、B P F314の出力端はローノイズアンプ304Gの入力端に接続されている。B P F314は、アンテナ301Bによって受信したG P Sにおける受信信号（図では、G P S/RXと記す。）を選択的に通過させる。

【0105】

次に、図19を参照して、ダイプレクサ310の構成について説明する。ダイプレクサ310は、第1ないし第3のポート321～323と、L P F324と

、 H P F 3 2 5とを有している。 L P F 3 2 4 および H P F 3 2 5 の各一端は第1のポート3 2 1に接続されている。 L P F 3 2 4 の他端は第2のポート3 2 2に接続されている。 H P F 3 2 5 の他端は第3のポート3 2 3に接続されている。

【0106】

図2 0は、 L P F 3 2 4 の特性、すなわち周波数と利得との関係を模式的に表している。図2 0に示したように、 L P F 3 2 4 は、 A M P S 帯域内の周波数の信号を通過させ、 P C S 帯域内の周波数の信号を遮断する。なお、 L P F 3 2 4 の代わりに、 A M P S 帯域内の周波数の信号を通過させ、 P C S 帯域内の周波数の信号を遮断する高域除去型のノッチフィルタを用いてもよい。

【0107】

図2 1は、 H P F 3 2 5 の特性、すなわち周波数と利得との関係を模式的に表している。図2 1に示したように、 H P F 3 2 5 は、 P C S 帯域内の周波数の信号を通過させ、 A M P S 帯域内の周波数の信号を遮断する。なお、 H P F 3 2 5 の代わりに、 P C S 帯域内の周波数の信号を通過させ、 A M P S 帯域内の周波数の信号を遮断する低域除去型のノッチフィルタを用いてもよい。

【0108】

図2 2は、図1 7におけるB P F 3 1 4 の特性、すなわち周波数と利得との関係を模式的に表している。図2 2に示したように、 B P F 3 1 4 は、 G P S 帯域内の周波数の信号を通過させ、 A M P S 帯域および P C S 帯域内の周波数の信号を遮断する。

【0109】

次に、図2 3ないし図2 6を参照して、ダイプレクサ3 1 0において用いられる各フィルタの構成の一例について説明する。

【0110】

図2 3は、 L P F 3 2 4 の構成の一例を示す回路図である。このL P F 3 2 4 は、2つの端子3 4 1、3 4 2と、インダクタ3 4 3と、3つのキャパシタ3 4 4～3 4 6とを有している。インダクタ3 4 3の一端は端子3 4 1に接続され、インダクタ3 4 3の他端は端子3 4 2に接続されている。キャパシタ3 4 4の一

端は端子341に接続され、キャパシタ344の他端は端子342に接続されている。キャパシタ345の一端は端子341に接続され、キャパシタ345の他端は接地されている。キャパシタ346の一端は端子342に接続され、キャパシタ346の他端は接地されている。

【0111】

図24は、図23に示したL PF324の代わりに用いることの可能な高域除去型のノッチフィルタの構成の一例を示す回路図である。このノッチフィルタは、2つの端子351, 352と、2つのインダクタ353, 354と、キャパシタ355とを有している。インダクタ353の一端は端子351に接続されている。インダクタ354の一端はインダクタ353の他端に接続され、インダクタ354の他端は端子352に接続されている。キャパシタ355の一端はインダクタ353の他端に接続され、キャパシタ355の他端は端子352に接続されている。

【0112】

図25は、HPF325の構成の一例を示す回路図である。このHPF325は、2つの端子361, 362と、3つのインダクタ363, 365, 366と、キャパシタ364とを有している。インダクタ363の一端は端子361に接続され、インダクタ363の他端は端子362に接続されている。キャパシタ364の一端は端子361に接続され、キャパシタ364の他端は端子362に接続されている。インダクタ365の一端は端子361に接続され、インダクタ365の他端は接地されている。インダクタ366の一端は端子362に接続され、インダクタ366の他端は接地されている。

【0113】

図26は、図25に示したHPF325の代わりに用いることの可能な低域除去型のノッチフィルタの構成の一例を示す回路図である。このノッチフィルタは、2つの端子371, 372と、2つのキャパシタ373, 375と、インダクタ374とを有している。キャパシタ373の一端は端子371に接続されている。インダクタ374の一端はキャパシタ373の他端に接続され、インダクタ374の他端は端子372に接続されている。キャパシタ375の一端はキャパ

シタ373の他端に接続され、キャパシタ375の他端は端子372に接続されている。

【0114】

次に、図27を参照して、BPF314の構成の一例について説明する。図27は、BPF314の構成の一例を示す回路図である。このBPF314は、2つの端子381、382と、6つのキャパシタ383～388と、2つのインダクタ391、392とを有している。キャパシタ383の一端は端子381に接続されている。キャパシタ384の一端はキャパシタ383の他端に接続され、キャパシタ385の一端はキャパシタ384の他端に接続され、キャパシタ385の他端は端子382に接続されている。キャパシタ386の一端は端子381に接続され、キャパシタ386の他端は端子382に接続されている。キャパシタ387の一端は、キャパシタ383、384の接続点に接続され、キャパシタ387の他端は接地されている。キャパシタ388の一端は、キャパシタ384、385の接続点に接続され、キャパシタ388の他端は接地されている。インダクタ391の一端は、キャパシタ387の一端に接続され、インダクタ391の他端は接地されている。インダクタ392の一端は、キャパシタ388の一端に接続され、インダクタ392の他端は接地されている。

【0115】

次に、図28を参照して、デュプレクサ312、313の回路構成の一例について説明する。図28に示したデュプレクサ312、313は、共通端子401と送信端子402と受信端子403とを有している。共通端子401はダイプレクサ310に接続される。送信端子402はアイソレータ306Aまたはアイソレータ306Pに接続される。受信端子403はローノイズアンプ304Aまたはローノイズアンプ304Pに接続される。

【0116】

デュプレクサ312、313は、更に、一端が共通端子401に接続された送信側ディレーライン（図28では送信側DLと記す。）404と、出力端が送信側ディレーライン404の他端に接続され、入力端が送信端子402に接続された送信側BPF405とを有している。デュプレクサ312、313は、更に、

一端が共通端子401に接続された受信側ディレーライン（図28では受信側DLと記す。）406と、入力端が受信側ディレーライン406の他端に接続され、出力端が受信端子403に接続された受信側BPF407とを有している。BPF405, 407は、いずれも弾性波素子を用いて構成されている。

【0117】

送信側ディレーライン404および受信側ディレーライン406は、各端子401, 402, 403からデュプレクサ312, 313を見たときのインピーダンスが以下のようになるように調整される。すなわち、共通端子401からデュプレクサ312, 313を見たときには、送信信号の周波数帯域および受信信号の周波数帯域においてインピーダンスがほぼ 50Ω となる。送信端子402からデュプレクサ312, 313を見たときには、送信信号の周波数帯域ではインピーダンスがほぼ 50Ω となり、受信信号の周波数帯域ではインピーダンスが十分に大きくなる。受信端子403からデュプレクサ312, 313を見たときには、受信信号の周波数帯域ではインピーダンスがほぼ 50Ω となり、送信信号の周波数帯域ではインピーダンスが十分に大きくなる。なお、BPF405, 407の構成によっては、送信側ディレーライン404と受信側ディレーライン406の一方のみを設ければよい場合もある。

【0118】

なお、上述のインピーダンスの関係を実現するために、図28に示したデュプレクサ312, 313における共通端子401、送信端子402、受信端子403と、それらに接続される外部の回路との間に、必要に応じて整合回路を設けてもよい。図29は、デュプレクサ312, 313およびそれに接続される整合回路の回路構成の一例を示す回路図である。図29に示した例におけるデュプレクサ312, 313の構成は、図28に示したデュプレクサ312, 313の構成と同様である。図29に示した例では、共通端子401に整合回路411が接続され、送信端子402に整合回路412が接続され、受信端子403に整合回路413が接続されている。これらの整合回路411, 412, 413は、フロントエンドモジュール302に含まれている。

【0119】

整合回路411は、端子414と、2つのキャパシタ415、416とを有している。端子414はダイプレクサ310に接続される。キャパシタ415の一端は端子414に接続され、キャパシタ415の他端は共通端子401に接続されている。キャパシタ416の一端は共通端子401に接続され、キャパシタ416の他端は接地されている。

【0120】

整合回路412は、端子417と、2つのキャパシタ418、419と、インダクタ420とを有している。キャパシタ418の一端は端子417に接続されている。キャパシタ419の一端はキャパシタ418の他端に接続され、キャパシタ419の他端は送信端子402に接続されている。インダクタ420の一端はキャパシタ418の他端に接続され、インダクタ420の他端は接地されている。

【0121】

整合回路413は、端子421と、インダクタ422と、キャパシタ423とを有している。インダクタ422の一端は受信端子403に接続され、インダクタ422の他端は端子421に接続されている。キャパシタ423の一端は端子421に接続され、キャパシタ423の他端は接地されている。

【0122】

図30は、デュプレクサ312、313における送信側BPF405の特性、すなわち周波数と利得との関係を模式的に表している。図30に示したように、送信側BPF405は、送信信号（図30ではTXと記す。）を通過させ、受信信号（図30ではRXと記す。）を遮断する。

【0123】

図31は、デュプレクサ312、313における受信側BPF407の特性、すなわち周波数と利得との関係を模式的に表している。図31に示したように、受信側BPF407は、受信信号（図31ではRXと記す。）を通過させ、送信信号（図31ではTXと記す。）を遮断する。

【0124】

次に、図32ないし図35を参照して、フロントエンドモジュール302の構

造について説明する。図3 2は、フロントエンドモジュール3 0 2の外観の一例を示す斜視図である。図3 2に示したように、フロントエンドモジュール3 0 2は、1つの集積用多層基板4 3 0を備えている。ダイプレクサ3 1 0、2つのデュプレクサ3 1 2、3 1 3およびB P F 3 1 4は、この集積用多層基板4 3 0によって集積されている。集積用多層基板4 3 0は、誘電体層と、パターン化された導体層とが交互に積層された構造になっている。集積用多層基板4 3 0は、例えば低温焼成セラミック多層基板になっている。フロントエンドモジュール3 0 2の回路は、集積用多層基板4 3 0の内部または表面上の導体層と、集積用多層基板4 3 0に搭載された部品とによって構成されている。特に、ダイプレクサ3 1 0は、集積用多層基板4 3 0の内部または表面上の導体層を用いて構成されている。

【0 1 2 5】

図2 8に示したように、デュプレクサ3 1 2、3 1 3は、それぞれ2つのB P F 4 0 5、4 0 7を有している。B P F 4 0 5、4 0 7は、いずれも弾性波素子を用いて構成されている。古くから、B P Fとしては、誘電体共振器を用いて構成されたものが使用されていた。しかしながら、誘電体共振器を用いたB P Fは、大きく重いため、フロントエンドモジュールの小型軽量化には不向きである。本実施の形態では、デュプレクサ3 1 2、3 1 3は、弾性波素子を用いて構成されたB P F 4 0 5、4 0 7を有しているため、B P F 4 0 5、4 0 7を含めたフロントエンドモジュール3 0 2の小型軽量化が可能である。

【0 1 2 6】

なお、ここでは、弾性波素子として弾性表面波素子を用いた場合の例について説明するが、第1の実施の形態と同様に、弾性表面波素子の代わりにバルク弾性波素子、特に薄膜バルク波素子を用いてもよい。

【0 1 2 7】

図3 2において、符号4 3 1、4 3 2は、デュプレクサ3 1 2におけるB P F 4 0 5、4 0 7に用いられる弾性表面波素子を含むチップを表わし、符号4 3 3、4 3 4は、デュプレクサ3 1 3におけるB P F 4 0 5、4 0 7に用いられる弾性表面波素子を含むチップを表わしている。チップ4 3 1～4 3 4は集積用多層

基板430の上面に実装されている。弾性表面波素子以外のデュプレクサ312, 313の回路部分の少なくとも一部は、集積用多層基板430の内部または表面上の導体層を用いて構成されている。図32には、弾性表面波素子以外のデュプレクサ312, 313の回路部分の一部が、集積用多層基板430の上面に実装されたチップ部品435～437によって構成され、弾性表面波素子以外のデュプレクサ312, 313の回路部分の残りの部分が、集積用多層基板430の内部または表面上の導体層を用いて構成されている例を示している。しかし、弾性表面波素子以外のデュプレクサ312, 313の回路部分は、全てインダクタとキャパシタによって構成できるため、弾性表面波素子以外のデュプレクサ312, 313の回路部分の全部を集積用多層基板430の内部または表面上の導体層を用いて構成してもよい。

【0128】

集積用多層基板430の上面、およびこの上面に実装されたチップ431～434およびチップ部品435～437は、シールドケース438によって覆われている。

【0129】

図33は、図32において符号440で示した断面を表わす断面図である。図33に示したように、チップ431は、LiTaO₃等の圧電材料からなる圧電基板441と、この圧電基板441の一方の面に形成された櫛形電極442と、この櫛形電極442を外部の回路に接続するための接続電極443と、櫛形電極442を覆うカバー444とを有している。接続電極443は、櫛形電極442と同一面上に配置されている。また、櫛形電極442とカバー444との間には空間が形成されている。チップ431は、櫛形電極442が集積用多層基板430の上面に対向するように、フリップチップボンディングによって、集積用多層基板430の上面に実装されている。チップ432～434の構造および実装方法もチップ431と同様である。

【0130】

図33において、符号451は、アンテナ301Aに接続されるアンテナ端子を示し、符号452は、AMP S帯域における受信信号を出力する出力端子を示

し、符号453は、グランド端子を示している。これらの端子451～453は、集積用多層基板430の下面に配置されている。また、符号454は、集積用多層基板430の内部に配置されたグランド層を示している。このグランド層454は、グランド端子453に接続されている。

【0131】

また、図33に示した例では、チップ431は、デュプレクサ312における受信側BPF407を構成するものとしている。また、図33には、集積用多層基板430の内部に形成された回路部分の例として、図23に示したLPF324と、図29に示した整合回路411と、図29に示した受信側ディレーライン406と、図29に示した整合回路413とを示している。図34は、図33において符号460で示した部分、すなわち、整合回路411および受信側ディレーライン406を示す斜視図である。

【0132】

図32に示した例では、集積用多層基板430の上面が平坦で、この平坦な上面にチップ431～434が実装されている。他の例として、図35に示したように、集積用多層基板430の上面にチップ431～434を収納する4つの凹部439を形成し、この凹部439内にそれぞれチップ431～434を配置してもよい。

【0133】

図32に示したフロントエンドモジュール302の大きさは、例えば、縦5.4mm、横4.0mm、高さ1.8mmになっている。

【0134】

次に、図36ないし図42を参照して、本実施の形態に係るフロントエンドモジュール302に対する比較例のフロントエンドモジュールについて説明する。比較例のフロントエンドモジュールの回路構成は、図17に示したフロントエンドモジュール302と同様である。しかし、比較例では、ダイプレクサと2つのデュプレクサは、それぞれ別個の部品とされ、これらが、マザーボード上に半田付け等の方法によって実装されて構成されている。

【0135】

図3 6は、比較例におけるダイプレクサ5 1 0の外観の一例を示す平面図である。図3 6に示したダイプレクサ5 1 0は、第1ないし第3のポートに対応する端子5 1 0 A, 5 1 0 B, 5 1 0 Cと、3つのグランド端子5 1 0 Gとを有している。図3 6に示した例では、ダイプレクサ5 1 0の大きさは、縦2. 0 mm、横1. 2 mmになっている。

【0 1 3 6】

図3 7は、図3 6に示したダイプレクサ5 1 0の断面図である。図3 8は、図3 7において符号5 4 1, 5 4 2で示した部分を分解して示す斜視図である。図3 7に示したように、ダイプレクサ5 1 0は多層基板を有している。図3 7および図3 8には、端子5 1 1 Aと、この端子5 1 1 Aに接続されたL P F 5 2 4とが示されている。L P F 5 2 4は、多層基板の内部または表面上の導体層を用いて形成されている。このL P F 5 2 4は、図2 3に示した構成になっている。すなわち、L P F 5 2 4は、インダクタ3 4 3と3つのキャパシタ3 4 4～3 4 6を有している。なお、図3 7において、符号5 4 0はグランド層を示している。

【0 1 3 7】

図3 9は、比較例におけるデュプレクサ5 1 2, 5 1 3の外観の一例を示す斜視図である。図3 9に示したデュプレクサ5 1 2, 5 1 3は、それぞれB P Fに用いられる弾性表面波素子を含む2つのチップ5 2 1, 5 2 2と、この2つのチップ5 2 1, 5 2 2が実装された実装基板5 2 3と、チップ5 2 1, 5 2 2を覆うシールドケース5 2 4とを有している。実装基板5 2 3は多層基板になっている。図3 9に示した例では、デュプレクサ5 1 2, 5 1 3の大きさは、縦5 mm、横5 mm、高さ1. 5 mmになっている。

【0 1 3 8】

図4 0は、図3 9におけるチップ5 2 1を通る断面を示す断面図である。図4 0におけるチップ5 2 1の構造は、図3 3に示したチップ4 3 1の構造と同様である。図4 0には、共通端子5 3 1、受信端子5 3 2、受信側ディレーライン5 3 3および整合回路5 3 4が示されている。受信側ディレーライン5 3 3および整合回路5 3 4は、実装基板5 2 3の内部または表面上の導体層を用いて形成されている。

【0139】

図4-1は比較例におけるフロントエンドモジュールの構成部品の配置例を示す平面図、図4-2はこの配置例を示す斜視図である。この例では、マザー基板上に、ダイプレクサ510、デュプレクサ512、513およびそれらの周辺回路が配置される第1の領域537と、BPF514およびその周辺回路が配置される第2の領域538とが設けられている。この例では、BPF514の大きさは、縦3mm、横6mmになっている。また、この例では、第1の領域537の大きさは縦13mm、横10mmで、第2の領域538の大きさは縦5mm、横10mmになっている。

【0140】

本実施の形態に係るフロントエンドモジュール302は、比較例に比べて、占有面積を小さくすることができる。

【0141】

以上説明したように、本実施の形態に係るフロントエンドモジュール2は、AMP S帯域とPCS帯域とを分離するダイプレクサ310と、AMP S帯域における送信信号と受信信号とを分離するデュプレクサ312と、PCS帯域における送信信号と受信信号とを分離するデュプレクサ313と、GPSにおける受信信号を選択的に通過させるBPF314とを備えている。デュプレクサ312は、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。デュプレクサ313も、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。本実施の形態では、ダイプレクサ310、デュプレクサ312、313およびBPF314は、集積用多層基板430によって集積されている。ダイプレクサ310は、集積用多層基板430の内部または表面上の導体層を用いて構成されている。

【0142】

以上のことから、本実施の形態によれば、フロントエンドモジュール302によって、AMP S帯域とPCS帯域のそれぞれにおける送信信号および受信信号と、GPSにおける受信信号とを処理することができる。また、本実施の形態では、デュプレクサ312、313によって送信信号と受信信号とを分離するので

、符号分割多重接続方式に対応可能である。また、本実施の形態によれば、小型軽量化、複合化および集積化が容易なフロントエンドモジュール302を実現することができる。

【0143】

また、本実施の形態では、デュプレクサ312におけるBPF405, 407に用いられる弹性表面波素子を含むチップ431, 432と、デュプレクサ313におけるBPF405, 407に用いられる弹性表面波素子を含むチップ433, 434は、集積用多層基板430の上面に実装されている。そして、弹性表面波素子以外のデュプレクサ312, 313の回路部分の少なくとも一部は、集積用多層基板430の内部または表面上の導体層を用いて構成されている。これにより、フロントエンドモジュール302をより小型軽量化することが可能になる。

【0144】

また、本実施の形態によれば、弹性波素子を含むデュプレクサ312, 313を、ダイプレクサ310と一体化することにより、デュプレクサ312, 313とその周辺回路とのインピーダンス整合を最適化することが可能になる。従って、本実施の形態によれば、フロントエンドモジュール302の性能を向上させることも可能になる。

【0145】

なお、本発明は、上記各実施の形態に限定されず、種々の変更が可能である。例えば、各実施の形態では、デュプレクサにおける送信側BPFに用いられる弹性波素子を含むチップと受信側BPFに用いられる弹性波素子を含むチップとを別体にしている。しかし、本発明では、これらの2つのチップを合体して1つのチップとしてもよい。

【0146】

また、各実施の形態で挙げた周波数帯域の組み合わせは一例であり、本発明は、他の周波数帯域の組み合わせに対しても適用することができる。

【0147】

【発明の効果】

以上説明したように請求項 1ないし 4 のいずれかに記載のフロントエンドモジュールは、第 1 および第 2 の周波数帯域を分離する第 1 の分離手段と、第 1 の周波数帯域における送信信号と受信信号とを分離する第 2 の分離手段と、第 2 の周波数帯域における送信信号と受信信号とを分離する第 3 の分離手段とを備えている。第 2 の分離手段は、それぞれフィルタとして機能する 2 つの弹性波素子を含んでいる。第 3 の分離手段も、それぞれフィルタとして機能する 2 つの弹性波素子を含んでいる。第 1 ないし第 3 の分離手段は、1 つの集積用多層基板によって集積されている。また、第 1 の分離手段は、集積用多層基板の内部または表面上の導体層を用いて構成されている。従って、本発明によれば、第 1 および第 2 の周波数帯域のそれぞれにおける送信信号および受信信号を処理できると共に符号分割多重接続方式に対応可能で、且つ小型軽量化、複合化および集積化が容易なフロントエンドモジュールを実現することができるという効果を奏する。

【0148】

また、請求項 2 記載のフロントエンドモジュールでは、第 2 の分離手段に含まれる 2 つの弹性波素子および第 3 の分離手段に含まれる 2 つの弹性波素子は、集積用多層基板に実装され、弹性波素子以外の第 2 の分離手段および第 3 の分離手段の回路部分の少なくとも一部は、集積用多層基板の内部または表面上の導体層を用いて構成されている。従って、本発明によれば、フロントエンドモジュールをより小型軽量化することが可能になるという効果を奏する。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態に係るフロントエンドモジュールを含む携帯電話の高周波回路の一例を示すブロック図である。

【図 2】

図 1 におけるダイプレクサの回路構成の一例を示す回路図である。

【図 3】

図 1 における高周波スイッチの回路構成の一例を示す回路図である。

【図 4】

図 1 におけるデュプレクサの回路構成の一例を示すブロック図である。

【図 5】

図 1 におけるデュプレクサおよびそれに接続される整合回路の回路構成の一例を示す回路図である。

【図 6】

図 1 におけるローパスフィルタの回路構成の一例を示す回路図である。

【図 7】

図 1 におけるカプラの回路構成の一例を示す回路図である。

【図 8】

図 1 における電力増幅器の回路構成の一例を示す回路図である。

【図 9】

図 1 におけるデュプレクサの構造の第 1 の例を示す断面図である。

【図 10】

図 1 におけるデュプレクサの構造の第 2 の例を示す断面図である。

【図 11】

図 1 におけるデュプレクサの構造の第 3 の例を示す断面図である。

【図 12】

本発明の第 1 の実施の形態における第 1 の変形例のフロントエンドモジュールを含む携帯電話の高周波回路を示すブロック図である。

【図 13】

本発明の第 1 の実施の形態における第 2 の変形例のフロントエンドモジュールを含む携帯電話の高周波回路を示すブロック図である。

【図 14】

本発明の第 1 の実施の形態における第 2 の変形例のフロントエンドモジュールにおける電力増幅器の配置の一例を示す断面図である。

【図 15】

本発明の第 1 の実施の形態の第 3 の変形例におけるアンテナの構造の第 1 の例を示す斜視図である。

【図 16】

本発明の第 1 の実施の形態の第 3 の変形例におけるアンテナの構造の第 2 の例

を示す斜視図である。

【図17】

本発明の第2の実施の形態に係るフロントエンドモジュールを含む携帯電話の高周波回路の一例を示すブロック図である。

【図18】

本発明の第2の実施の形態に係るフロントエンドモジュールによって処理される信号の周波数帯域を示す説明図である。

【図19】

図17におけるダイプレクサの構成の一例を示すブロック図である。

【図20】

図19におけるローパスフィルタの特性を示す説明図である。

【図21】

図19におけるハイパスフィルタの特性を示す説明図である。

【図22】

図17におけるバンドパスフィルタの特性を示す説明図である。

【図23】

図19におけるローパスフィルタの構成の一例を示す回路図である。

【図24】

図23に示したローパスフィルタの代わりに用いることの可能な高域除去型のノッチフィルタの構成の一例を示す回路図である。

【図25】

図19におけるハイパスフィルタの構成の一例を示す回路図である。

【図26】

図25に示したハイパスフィルタの代わりに用いることの可能な低域除去型のノッチフィルタの構成の一例を示す回路図である。

【図27】

図17におけるバンドパスフィルタの構成の一例を示す回路図である。

【図28】

図17におけるデュプレクサの構成の一例を示すブロック図である。

【図29】

図17におけるデュプレクサおよびそれに接続される整合回路の構成の一例を示す回路図である。

【図30】

図28または図29における送信側バンドパスフィルタの特性を示す説明図である。

【図31】

図28または図29における受信側バンドパスフィルタの特性を示す説明図である。

【図32】

本発明の第2の実施の形態に係るフロントエンドモジュールの外観の一例を示す斜視図である。

【図33】

図32に示したフロントエンドモジュールの断面図である。

【図34】

図33における一部を示す斜視図である。

【図35】

本発明の第2の実施の形態に係るフロントエンドモジュールの構造の他の例を示す断面図である。

【図36】

比較例のフロントエンドモジュールにおけるダイプレクサの外観の一例を示す平面図である。

【図37】

図36に示したダイプレクサの断面図である。

【図38】

図37における一部を分解して示す斜視図である。

【図39】

比較例におけるデュプレクサの外観の一例を示す斜視図である。

【図40】

図3 9に示したデュプレクサの断面図である。

【図4 1】

比較例におけるフロントエンドモジュールの構成部品の配置例を示す平面図である。

【図4 2】

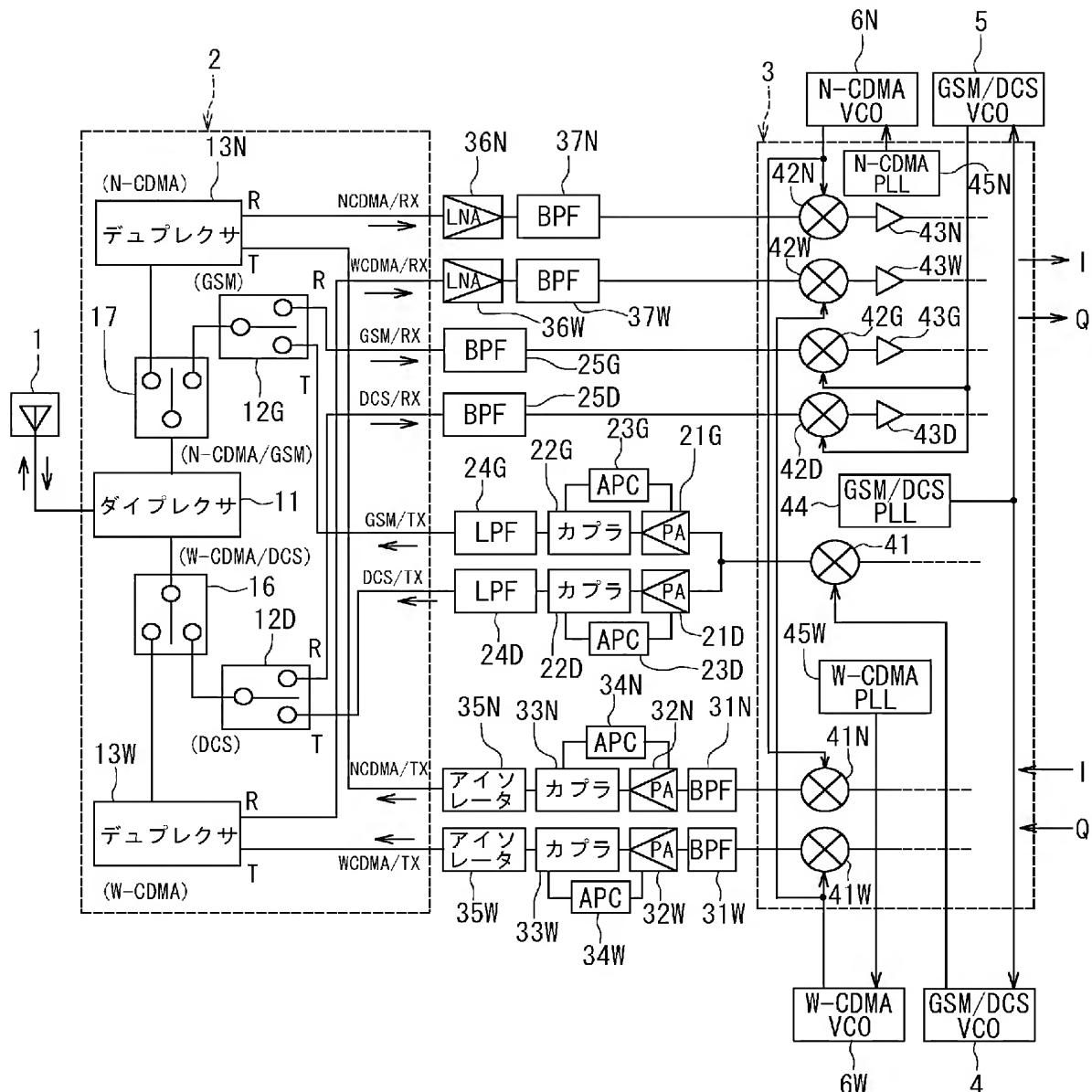
比較例におけるフロントエンドモジュールの構成部品の配置例を示す斜視図である。

【符号の説明】

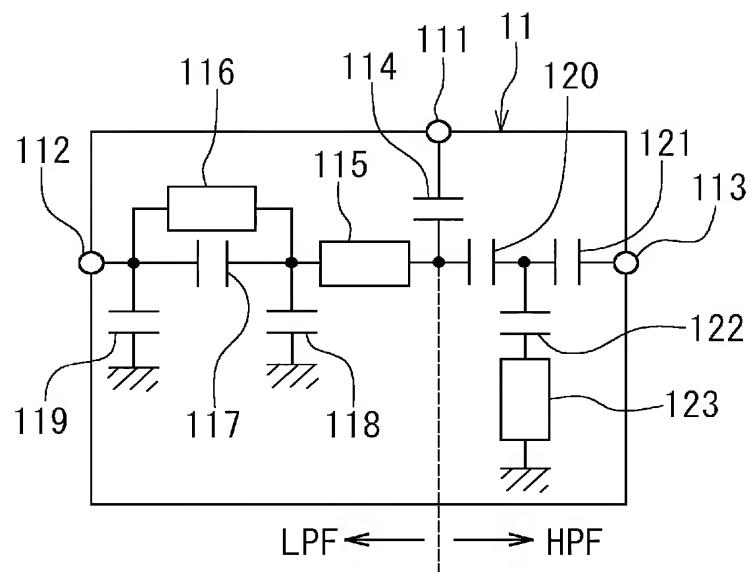
1 …アンテナ、 2 …フロントエンドモジュール、 3 …集積回路、 1 1 …ダイプレクサ、 1 2 G, 1 2 D …高周波スイッチ、 1 3 W, 1 3 N …デュプレクサ、 2 0 …集積用多層基板、 5 1, 5 2 …チップ、 5 3 …実装基板、 5 6 …実装基板、 1 5 4 …受信側ディレーライン、 1 5 5 …受信側バンドパスフィルタ、 1 5 6 …送信側ディレーライン、 1 5 7 …送信側バンドパスフィルタ。

【書類名】 図面

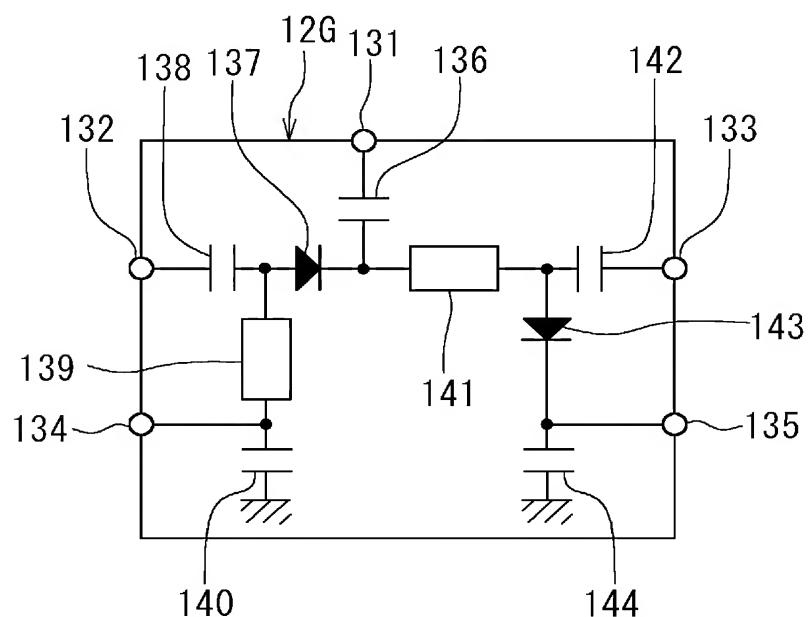
【図 1】



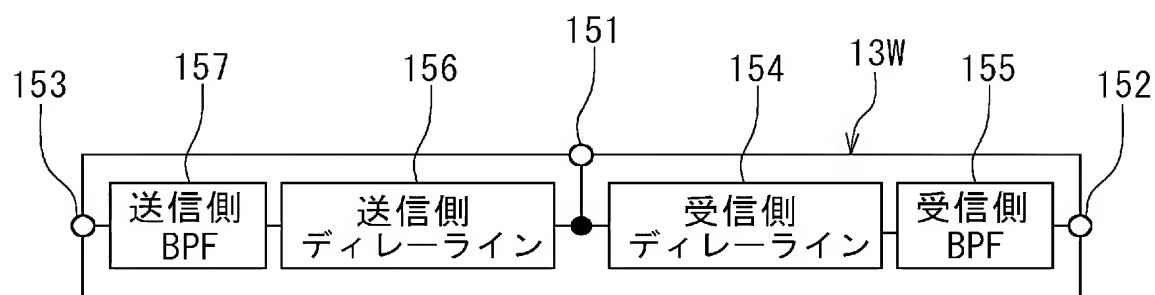
【図2】



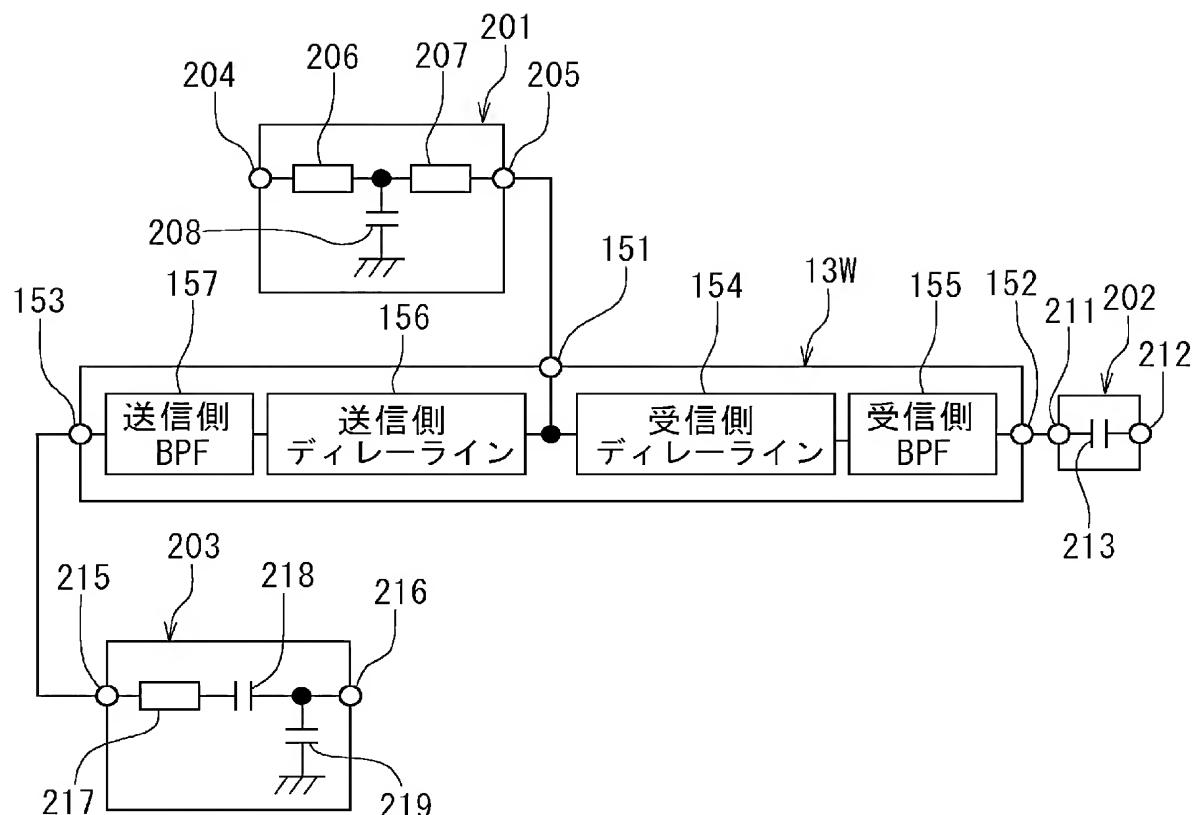
【図3】



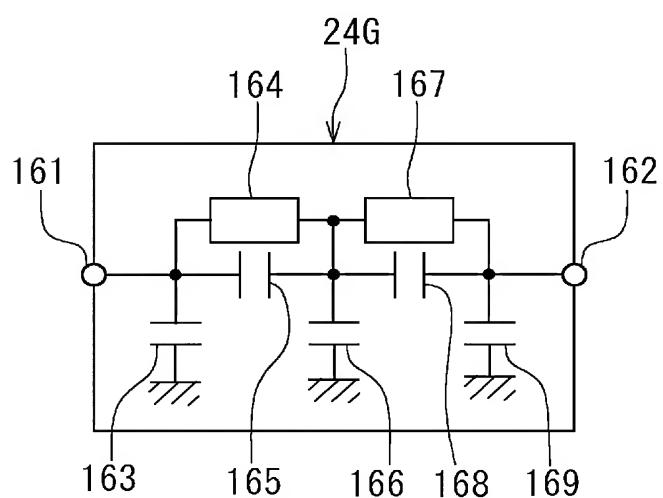
【図4】



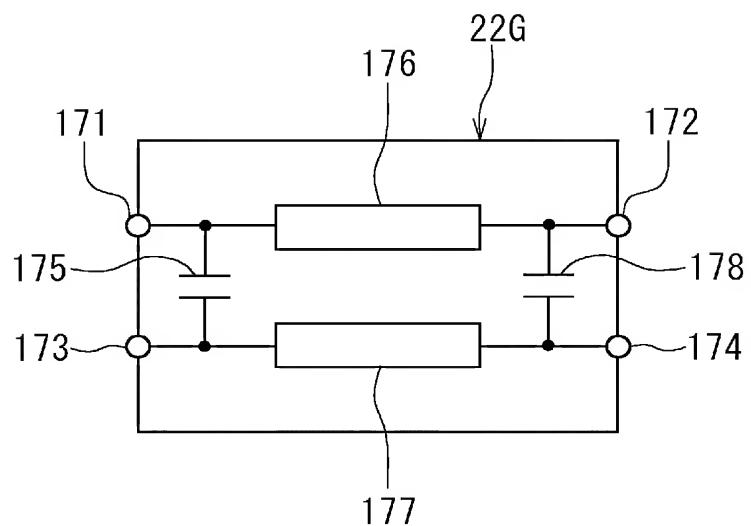
【図5】



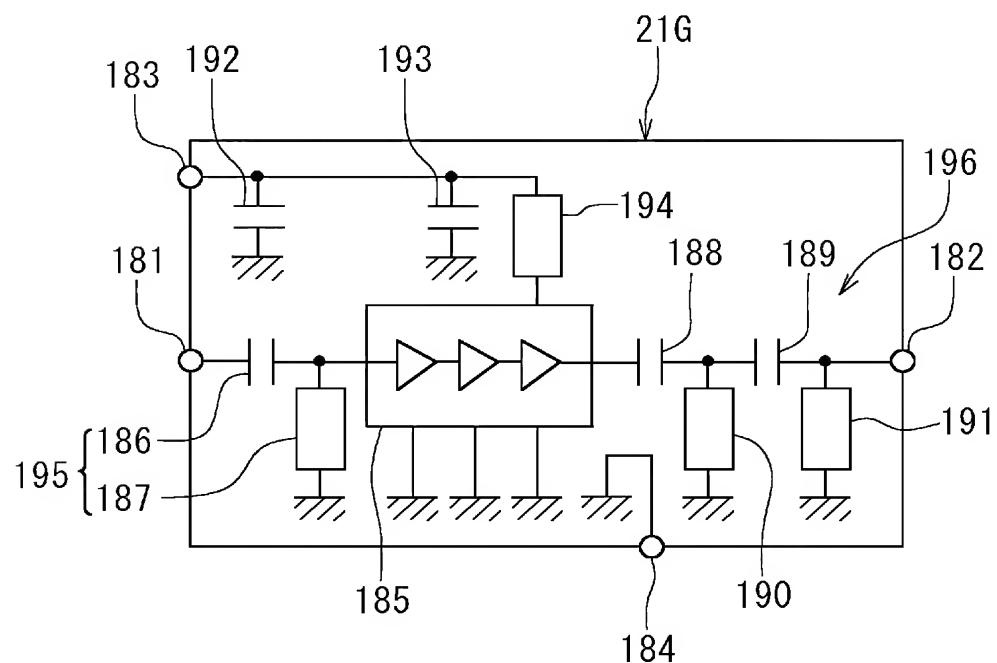
【図6】



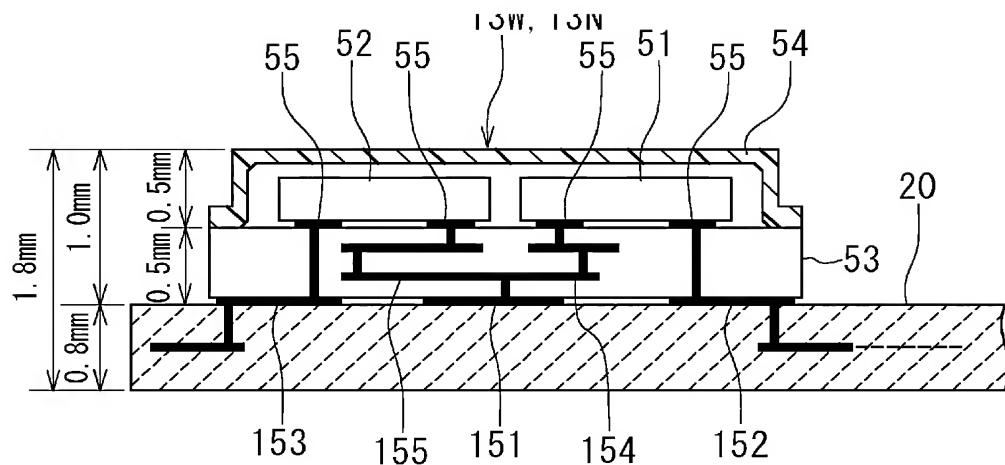
【図7】



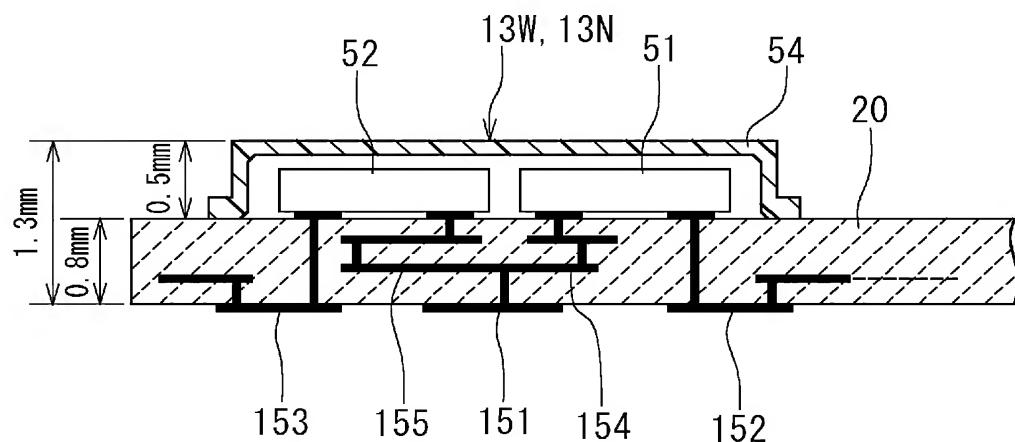
【図8】



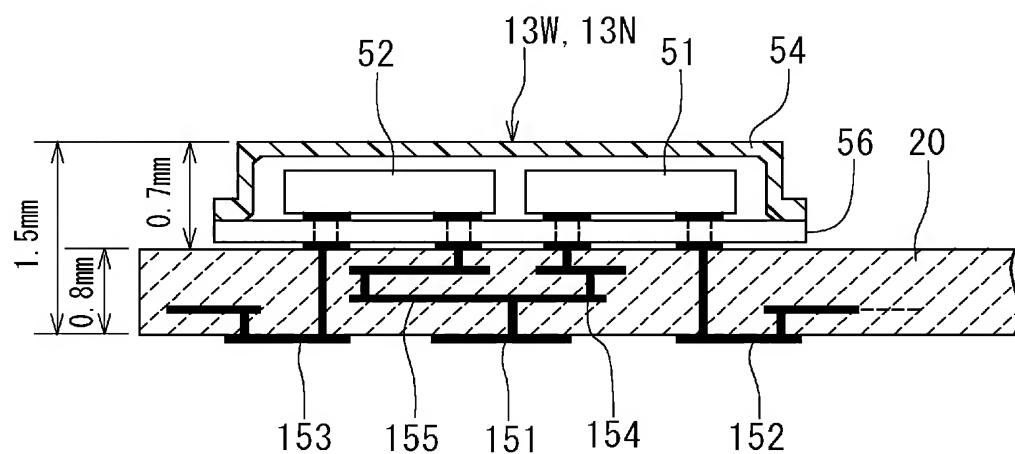
【図9】



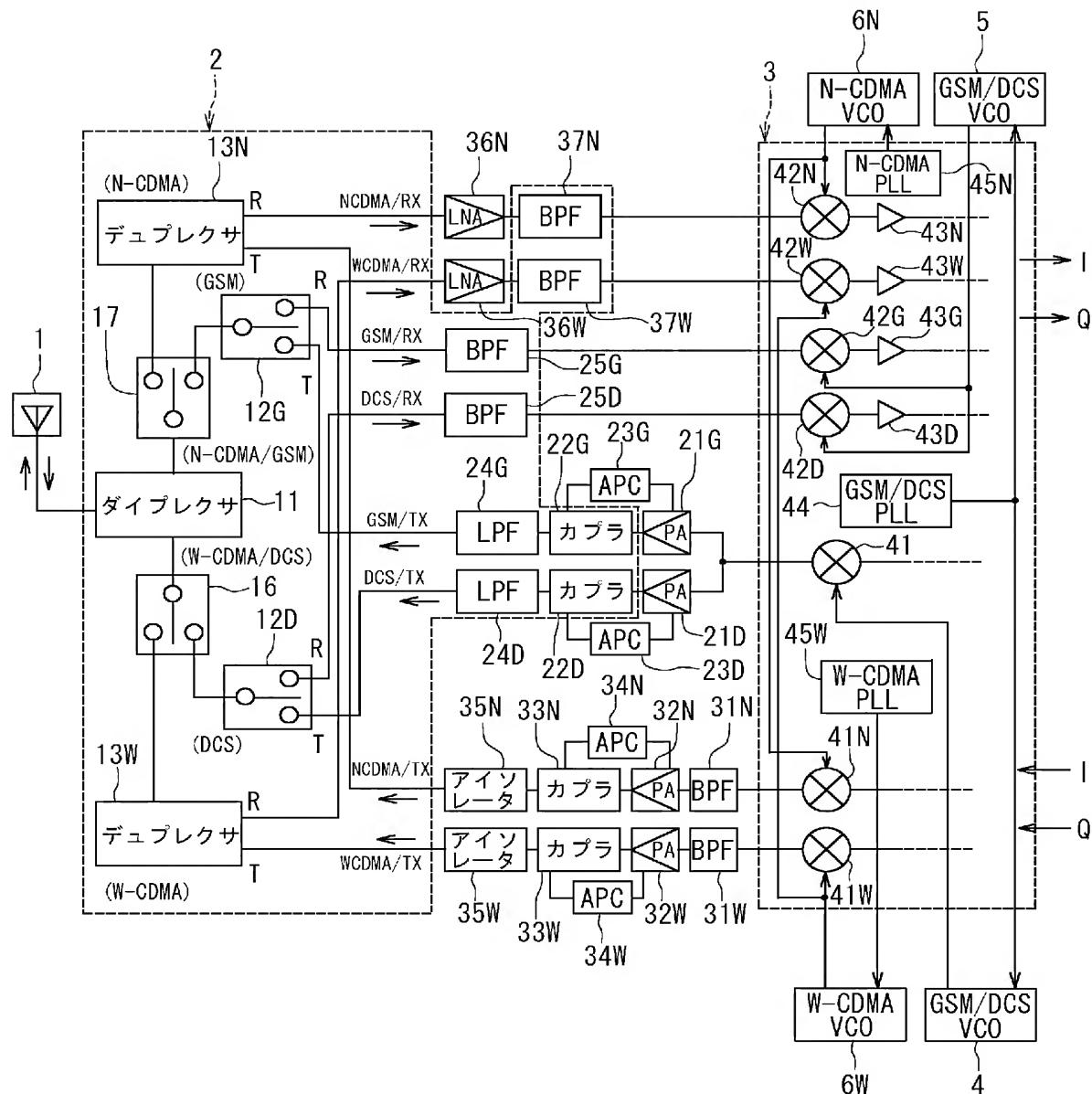
【図10】



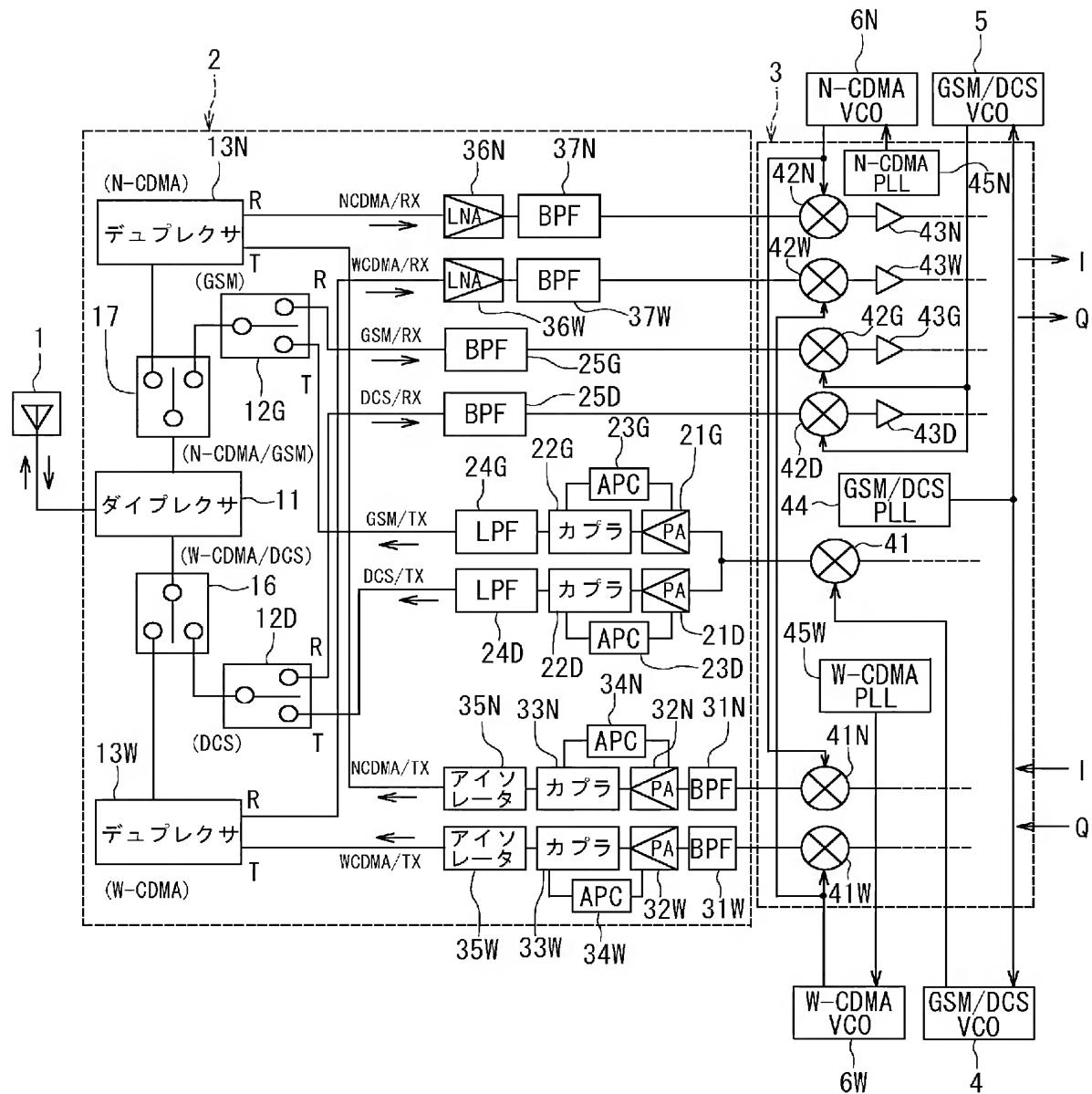
【図11】



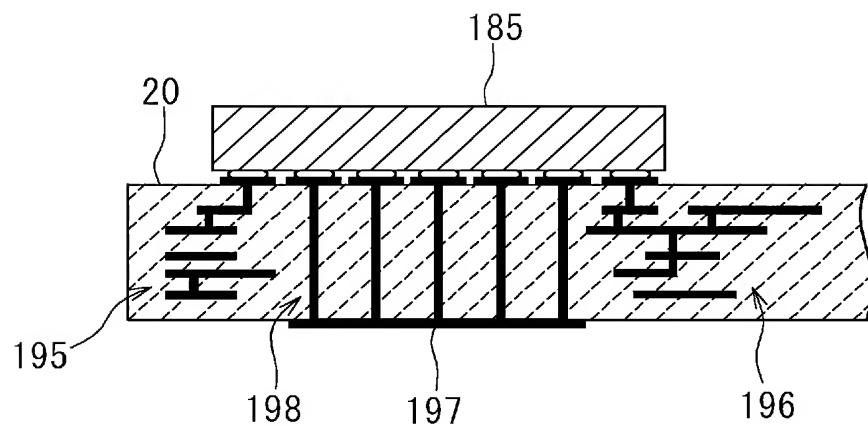
【図12】



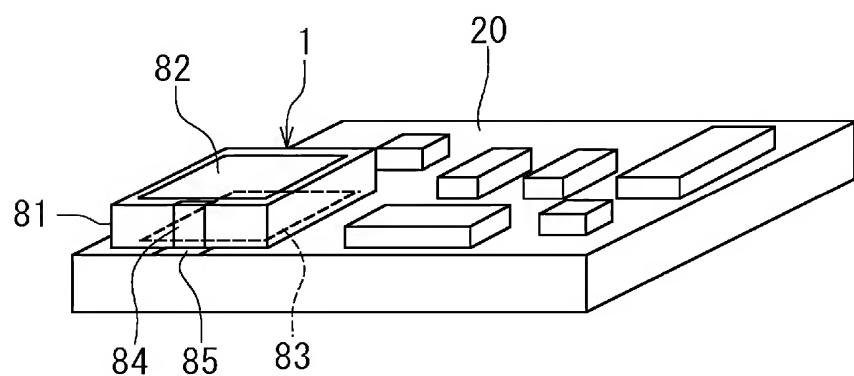
【図13】



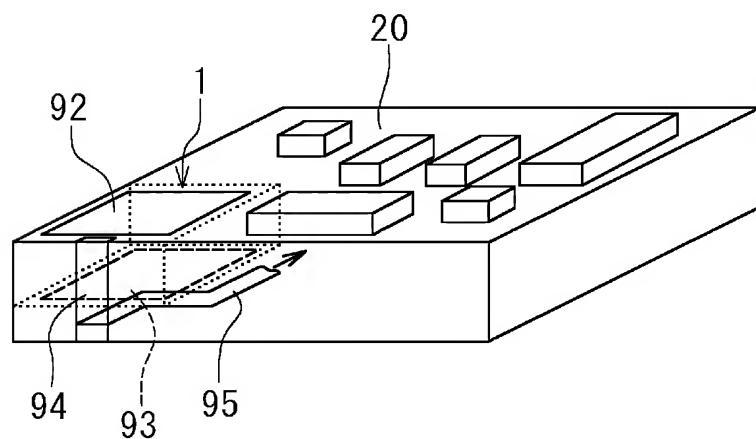
【図14】



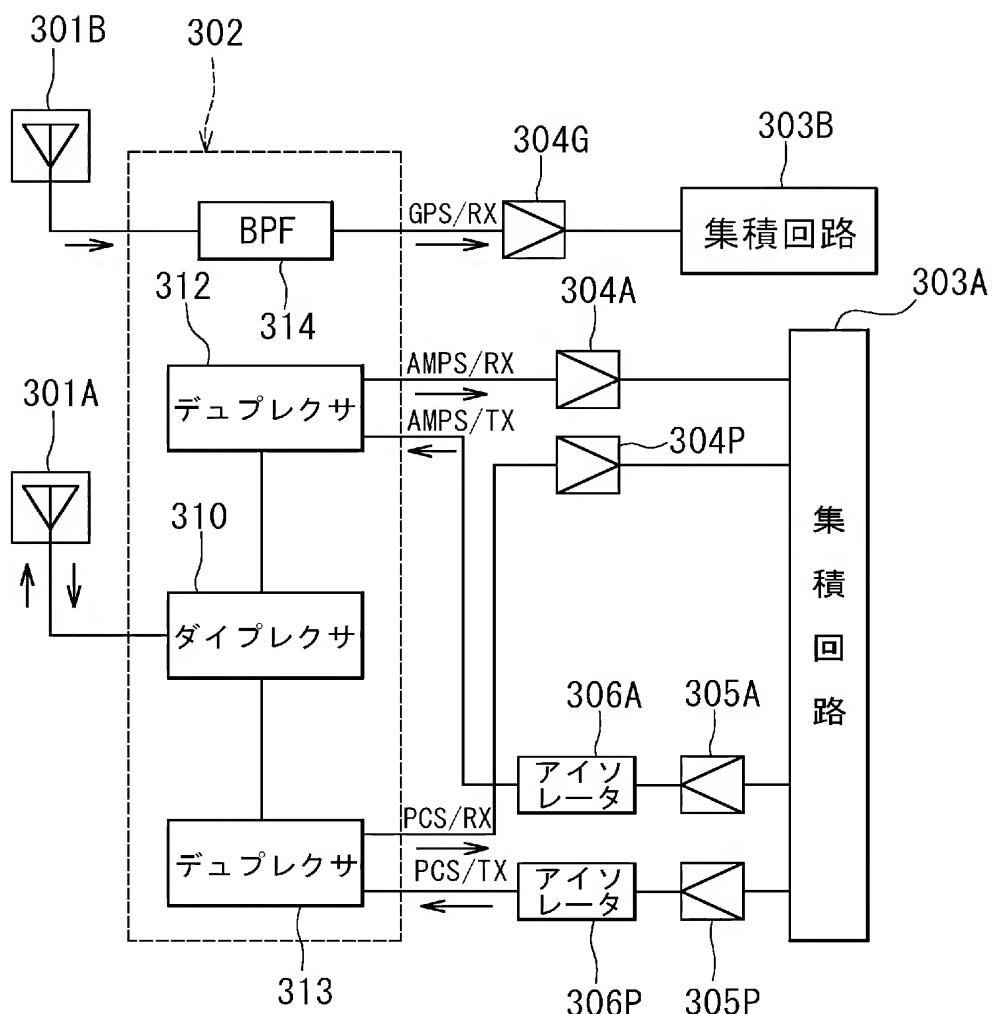
【図15】



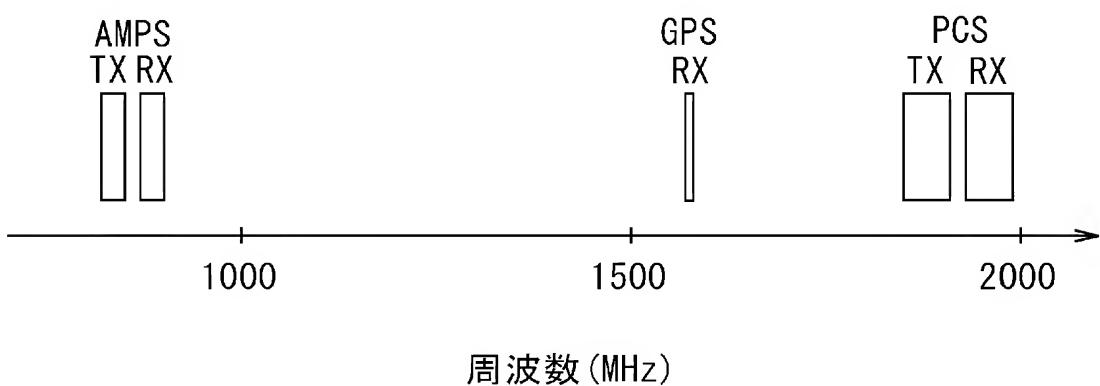
【図16】



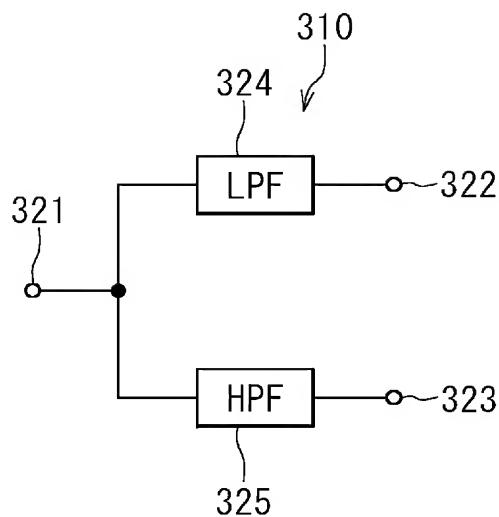
【図17】



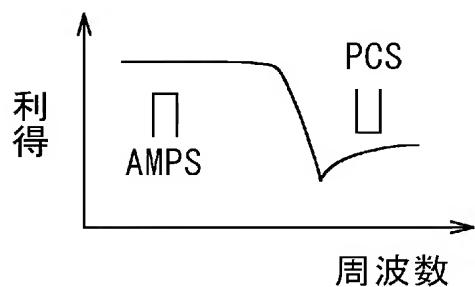
【図18】



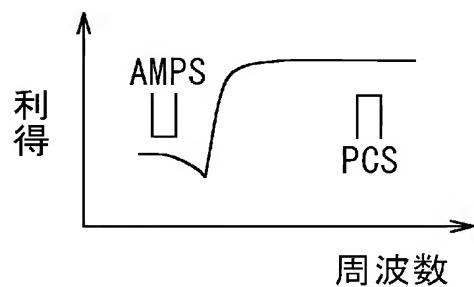
【図19】



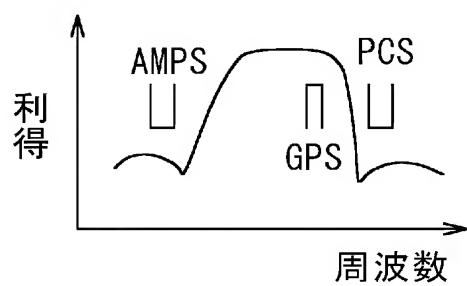
【図20】



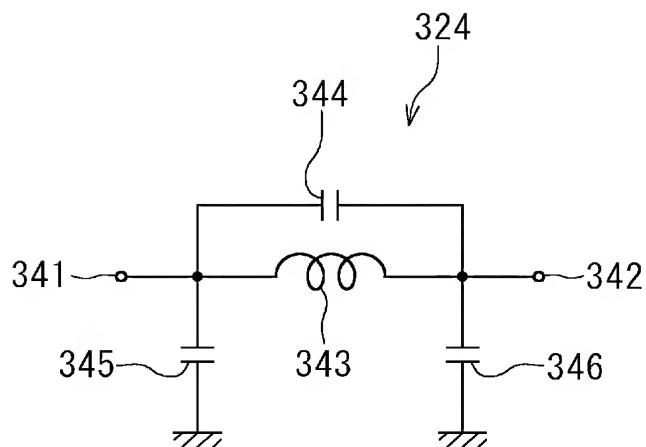
【図21】



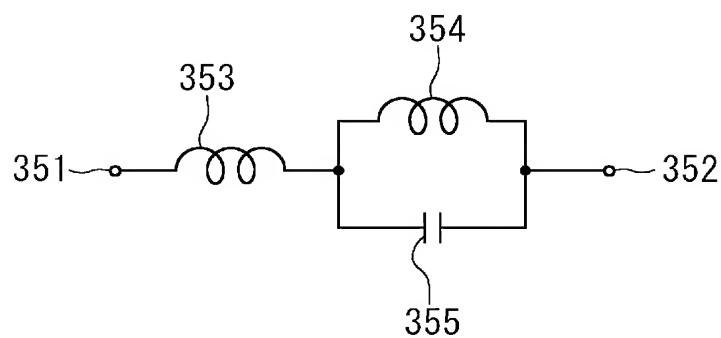
【図22】



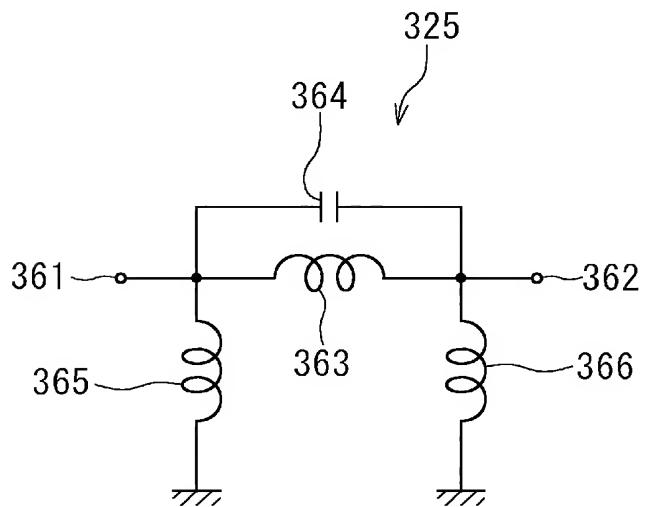
【図2.3】



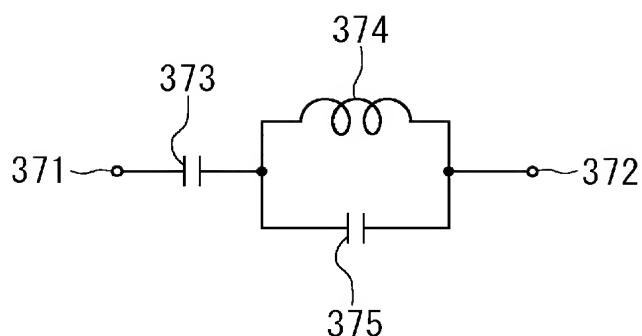
【図2.4】



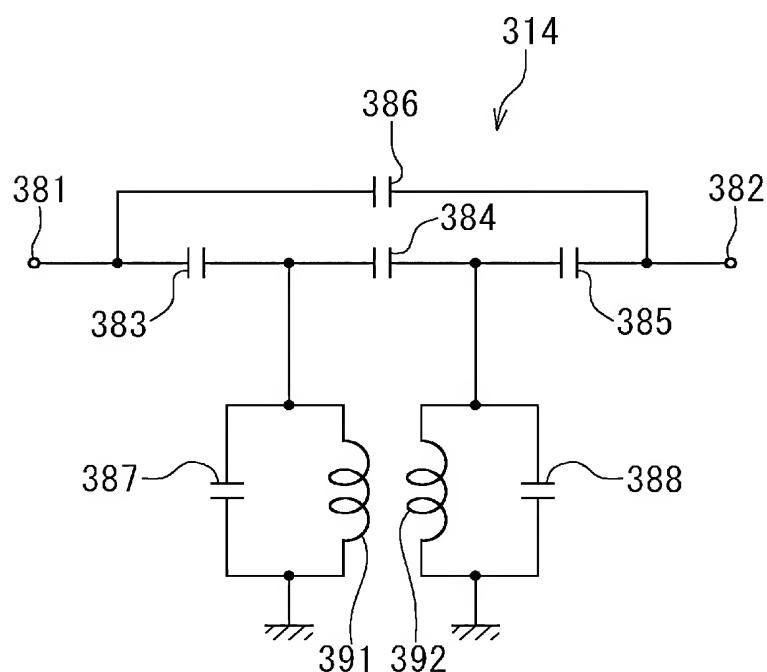
【図2.5】



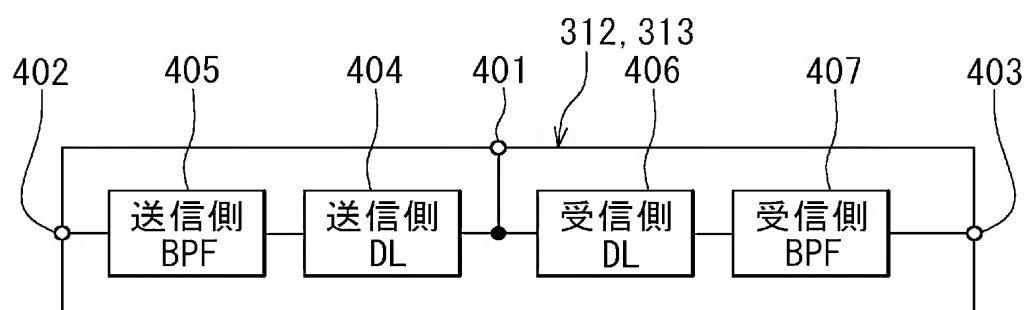
【図26】



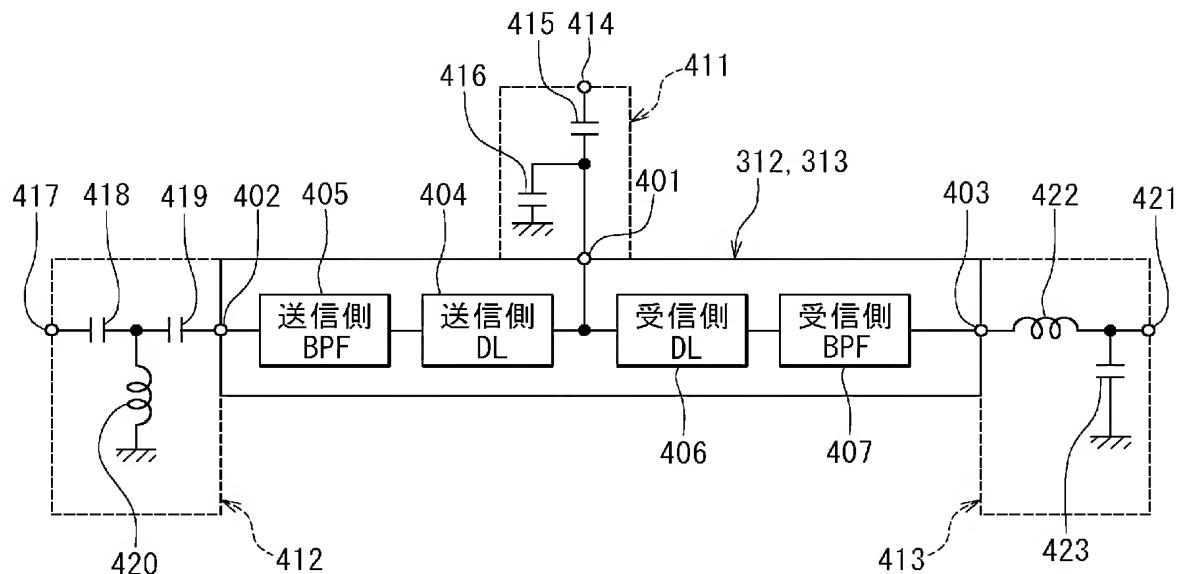
【図27】



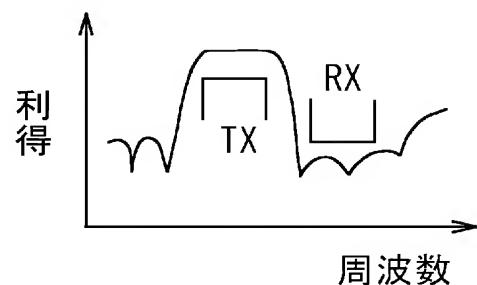
【図28】



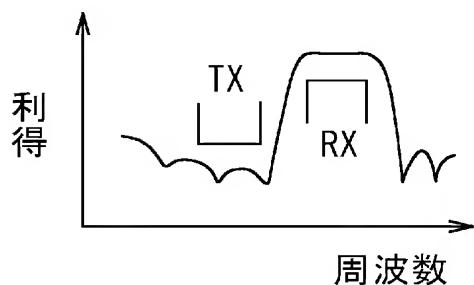
【図29】



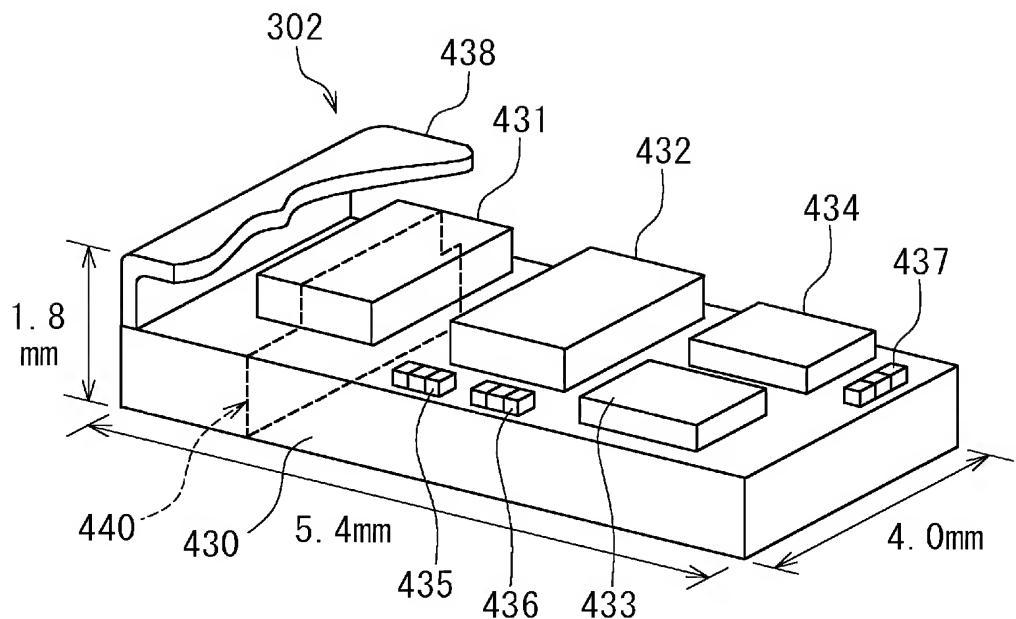
【図30】



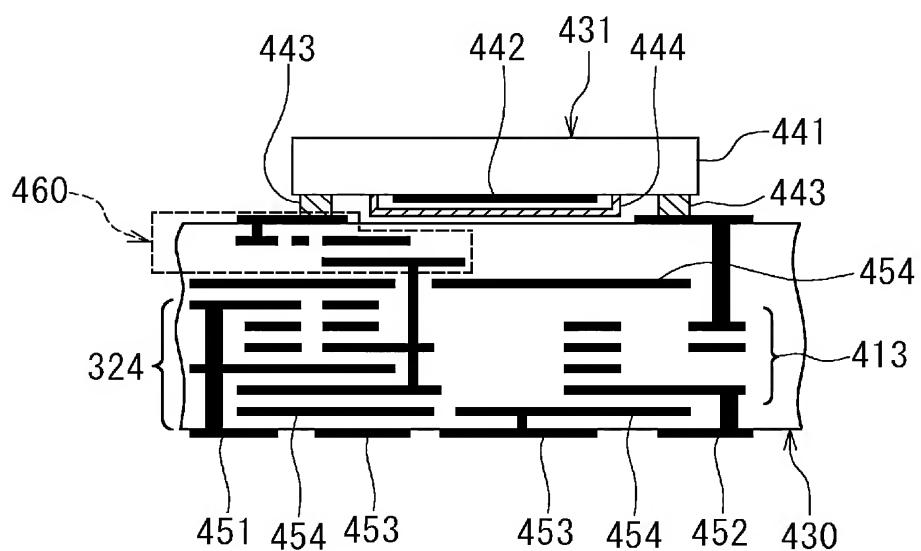
【図31】



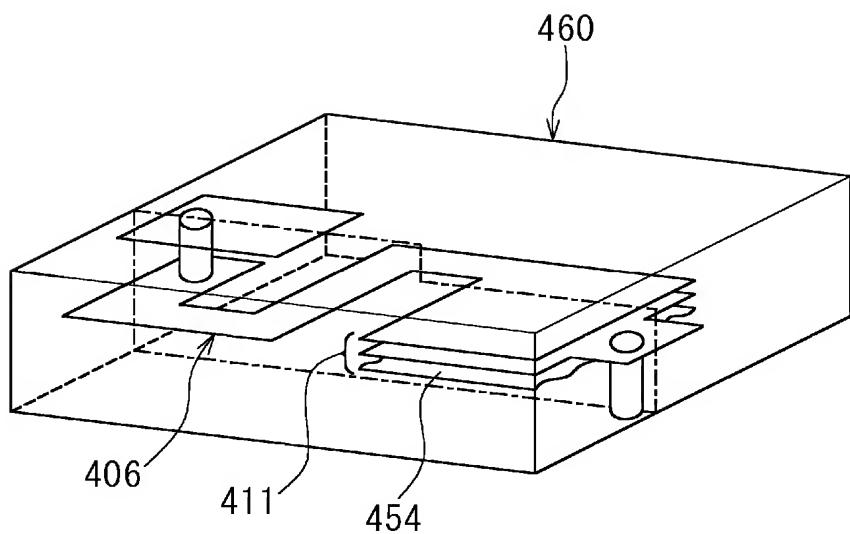
【図3 2】



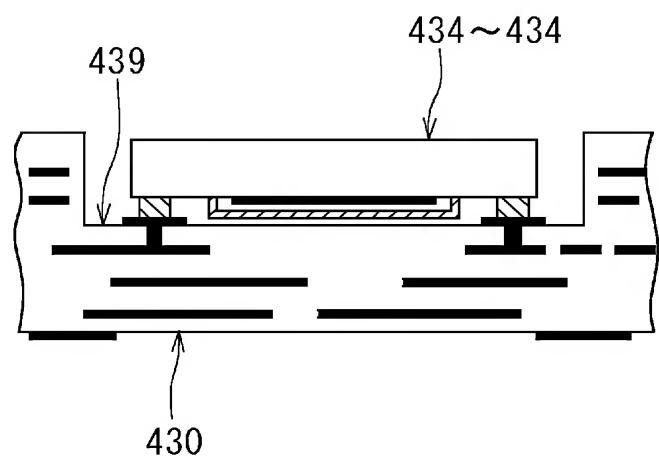
【図3 3】



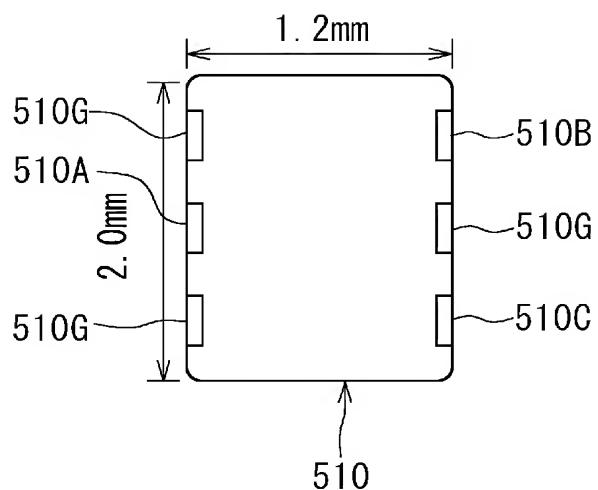
【図3-4】



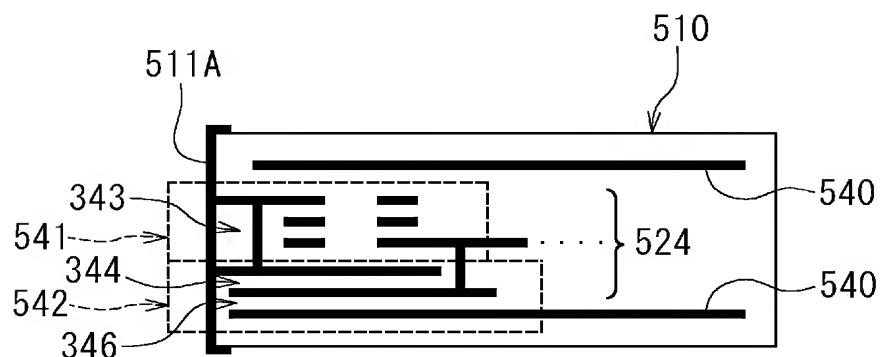
【図3-5】



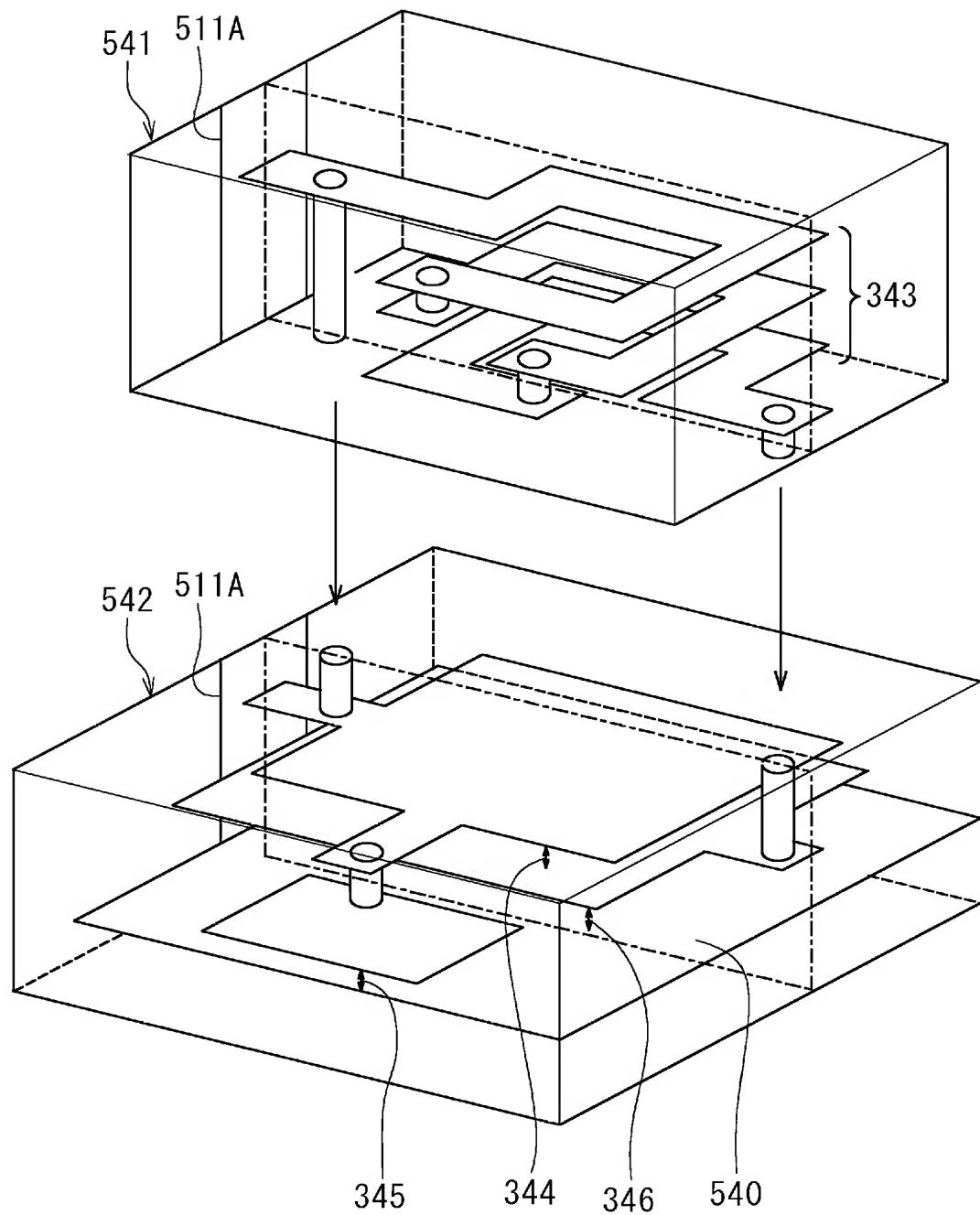
【図3 6】



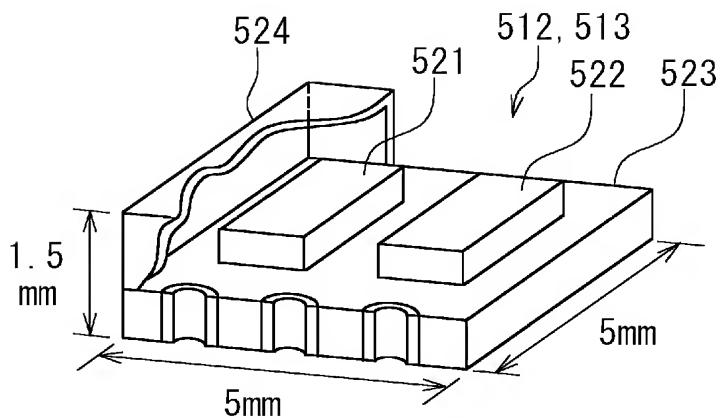
【図3 7】



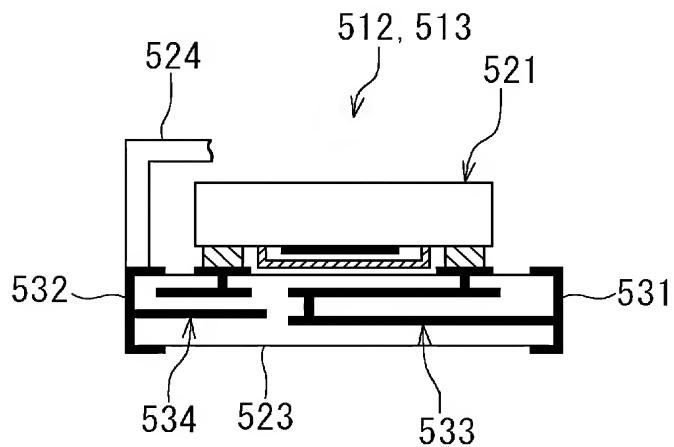
【図38】



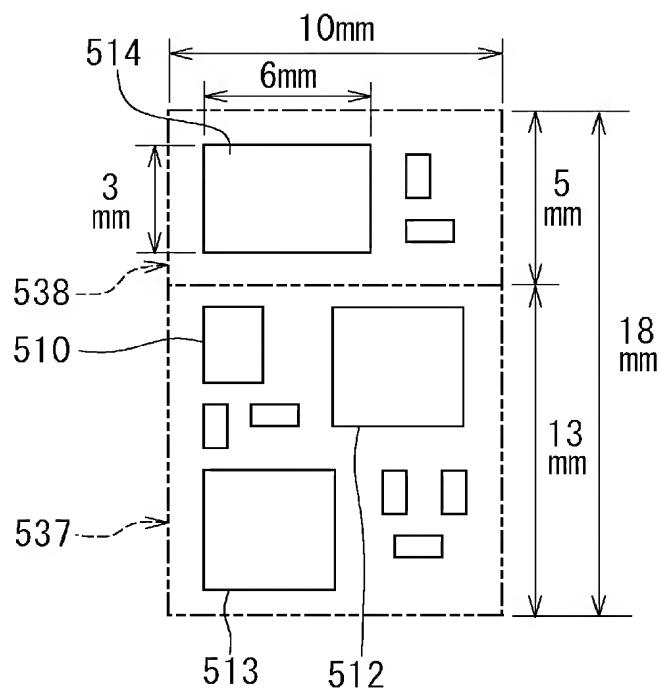
【図39】



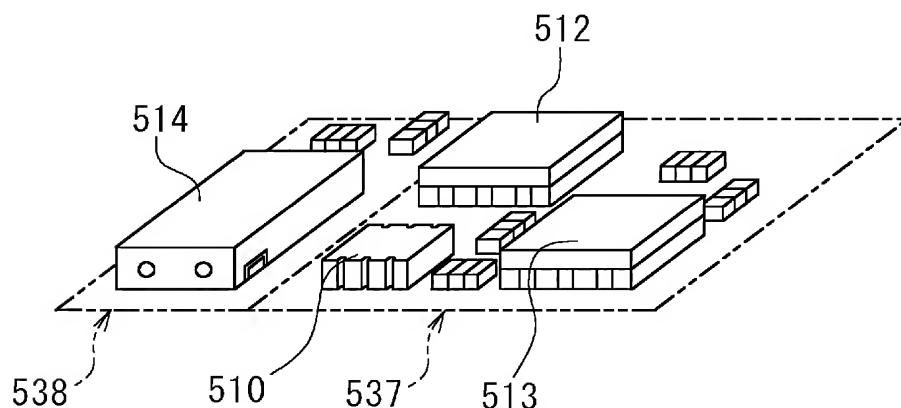
【図40】



【図4 1】



【図4 2】



【書類名】 要約書

【要約】

【課題】 第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号を処理できると共に符号分割多重接続方式に対応可能で、且つ小型軽量化、複合化および集積化が容易なフロントエンドモジュールを実現する。

【解決手段】 フロントエンドモジュール2は、ダイプレクサ11とデュプレクサ13N, 13Wを備えている。デュプレクサ13Nは、高周波スイッチ17を介してダイプレクサ11に接続され、N-C DMA方式の送信信号と受信信号とを分離する。デュプレクサ13Wは、高周波スイッチ16を介してダイプレクサ11に接続され、W-C DMA方式の送信信号と受信信号とを分離する。デュプレクサ13N, 13Wは弾性波素子を含んでいる。フロントエンドモジュール2の構成要素は1つの集積用多層基板によって集積されている。ダイプレクサ11は集積用多層基板の内部および表面上の導体層を用いて構成されている。

【選択図】 図1

【書類名】手続補正書

【提出日】平成15年 2月21日

【あて先】特許庁長官殿

【事件の表示】

【出願番号】特願2003- 37473

【補正をする者】

【識別番号】000003067

【氏名又は名称】ティーディーケイ株式会社

【代理人】

【識別番号】100107559

【弁理士】

【氏名又は名称】星宮 勝美

【手続補正 1】

【補正対象書類名】特許願

【補正対象項目名】提出物件の目録

【補正方法】追加

【補正の内容】

【提出物件の目録】

【物件名】委任状 1

(A)10300330001



委任状

平成 15年 2月 10日

私は、識別番号 100107559 弁理士 星宮 勝美 氏
を以って代理人として下記の事項を委任致します。

1. 本件特許出願に関する放棄又は取下げ、出願変更、出願人名義変更、証明の請求、拒絶査定不服及び補正却下の決定に対する審判の請求、並びにそれらの下附を受けること
2. 本件出願の分割出願及び補正却下の決定に対する新たな出願に関する一切の件並びに当該出願に関する上記事項一切の件
3. 本件出願に基づく特許権の存続期間の延長登録の出願
4. 本件出願に係る特許に対する特許異議の申立て、又は商標（防護上記標章）登録に対する登録異議の申立てに関する手続き
5. 本件出願に係る再審の請求
6. 特願 2002-089726 号
特願 2002-130372 号
- に基づくに基づく優先権証明願に関する一切の件、及び特許法第41条第1項の規定による優先権の主張
7. 以上の諸手続き、諸請求の取り下げ
8. 上記事項に関する行政不服審査法に基づく諸手続き
9. 上記事項に関する復代理人の選任及び解任

識別番号 000003067
住所 東京都中央区日本橋一丁目13番1号
郵便番号 103-0027
名称 ティーディーケイ株式会社
代表者 謹 部 駿



耳戻木権言丁正履歴（耳戻木権言丁正）

特許出願の番号	特願2003-037473
受付番号	10300330001
書類名	手続補正書
担当官	末武 実 1912
作成日	平成15年 4月 2日

<訂正内容1>

訂正ドキュメント

書誌

訂正原因

職権による訂正

訂正メモ

【手続補正 1】の欄の記載に誤りがあり訂正します。

訂正前内容

【手続補正 1】

【補正対象書類名】 特許願

【補正対象項目名】 委任状

【補正方法】 追加

【補正の内容】

【提出物件の目録】

【物件名】 委任状 1

訂正後内容

【手続補正 1】

【補正対象書類名】 特許願

【補正対象項目名】 提出物件の目録

【補正方法】 追加

【補正の内容】

【提出物件の目録】

【物件名】 委任状 1

【書類名】	手続補正書
【整理番号】	99P04685
【あて先】	特許庁長官殿
【事件の表示】	
【出願番号】	特願2003- 37473
【補正をする者】	
【識別番号】	000003067
【氏名又は名称】	T D K 株式会社
【代理人】	
【識別番号】	100107559
【弁理士】	
【氏名又は名称】	星宮 勝美
【手続補正1】	
【補正対象書類名】	明細書
【補正対象項目名】	0 0 5 8
【補正方法】	変更
【補正の内容】	
【0 0 5 8】	

次に、図7を参照して、カプラ22Gの回路構成の一例について説明する。図7に示したカプラ22Gは、入力端子171と、出力端子172と、モニタ端子173と、負荷接続端子174とを有している。カプラ22Gは、更に、一端が入力端子171に接続され、他端がモニタ端子173に接続されたキャパシタ175と、一端が入力端子171に接続され、他端が出力端子172に接続されたインダクタ176と、一端がモニタ端子173に接続され、他端が負荷接続端子174に接続されたインダクタ177と、一端が出力端子172に接続され、他端が負荷接続端子174に接続されたキャパシタ178とを有している。モニタ端子173は、自動出力制御回路23Gの入力端に接続されるようになっている。負荷接続端子174は、 50Ω の負荷を介して接地されるようになっている。なお、図1におけるカプラ22D, 33W, 33Nの回路構成は、カプラ22Gと同様である。

【手続補正2】	
【補正対象書類名】	明細書
【補正対象項目名】	0 1 4 1
【補正方法】	変更
【補正の内容】	
【0 1 4 1】	

以上説明したように、本実施の形態に係るフロントエンドモジュール302は、AMP S帯域とPCS帯域とを分離するダイプレクサ310と、AMP S帯域における送信信号と受信信号とを分離するデュプレクサ312と、PCS帯域における送信信号と受信信号とを分離するデュプレクサ313と、GPSにおける受信信号を選択的に通過させるBPF314とを備えている。デュプレクサ312は、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。デュプレクサ313も、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。本実施の形態では、ダイプレクサ310、デュプレクサ312, 313およびBPF314は、集積用多層基板430によって集積されている。ダイプレクサ310は、集積用多層基板430の内部または表面上の導体層を用いて構成されている。

【書類名】 手続補正書
【整理番号】 99P04685
【あて先】 特許庁長官殿
【事件の表示】
 【出願番号】 特願2003- 37473
【補正をする者】
 【識別番号】 000003067
 【氏名又は名称】 TDK株式会社
【代理人】
 【識別番号】 100107559
 【弁理士】
 【氏名又は名称】 星宮 勝美
【発送番号】 226748
【手続補正】
 【補正対象書類名】 明細書
 【補正対象項目名】 特許請求の範囲
 【補正方法】 変更
 【補正の内容】
【特許請求の範囲】

【請求項 1】 第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号を処理するためのフロントエンドモジュールであって、

アンテナに接続され、前記第1および第2の周波数帯域を分離する第1の分離手段と、

前記第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、前記第1の周波数帯域における送信信号と受信信号とを分離する第2の分離手段と、

前記第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、前記第2の周波数帯域における送信信号と受信信号とを分離する第3の分離手段と、

前記第1ないし第3の分離手段を集積するための1つの集積用多層基板とを備え、前記第1の分離手段は、前記集積用多層基板の内部または表面上の導体層を用いて構成され、

前記第1の分離手段はフィルタを含み、

前記第2の分離手段または第3の分離手段は、前記弹性波素子と前記第1の分離手段との間に設けられてインピーダンスを調整するディレーラインを含み、

前記第2の分離手段に含まれる2つの弹性波素子および前記第3の分離手段に含まれる2つの弹性波素子は、前記集積用多層基板の上面に実装され、

前記集積用多層基板は、内部の導体層として、グランド層と、前記グランド層と前記集積用多層基板の上面との間に配置されて前記ディレーラインを構成する導体層と、前記グランド層と集積用多層基板の下面との間に配置されて前記第1の分離手段に含まれる前記フィルタを構成する導体層とを含み、

フロントエンドモジュールは、更に、前記集積用多層基板の下面に配置され、前記第1の分離手段に含まれる前記フィルタを構成する前記導体層に接続された端子を備えたことを特徴とするフロントエンドモジュール。

【請求項 2】 更に、前記ディレーラインと前記第1の分離手段との間に設けられた整合回路を備え、前記集積用多層基板は、内部の導体層として、更に、前記グランド層と前記集積用多層基板の上面との間に配置されて前記整合回路を構成する導体層を含むことを特徴とする請求項1記載のフロントエンドモジュール。

【請求項 3】 前記第1の分離手段は、
第1の周波数帯域内の周波数の信号を通過させ、第2の周波数帯域内の周波数の信号を遮断するフィルタと、

第2の周波数帯域内の周波数の信号を通過させ、第1の周波数帯域内の周波数の信号を遮断するフィルタとを有することを特徴とする請求項1または2記載のフロントエンドモジュール。

【請求項4】 前記第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号は、符号分割多重接続方式の信号であることを特徴とする請求項1ないし3のいずれかに記載のフロントエンドモジュール。

【手続補正2】

【補正対象書類名】 明細書

【補正対象項目名】 0148

【補正方法】 変更

【補正の内容】

【0148】

また、本発明のフロントエンドモジュールでは、第2の分離手段に含まれる2つの弹性波素子および第3の分離手段に含まれる2つの弹性波素子は、集積用多層基板に実装され、弹性波素子以外の第2の分離手段および第3の分離手段の回路部分の少なくとも一部は、集積用多層基板の内部または表面上の導体層を用いて構成されている。従って、本発明によれば、フロントエンドモジュールをより小型軽量化することが可能になるという効果を奏する。

出願人履歴

0 0 0 0 0 3 0 6 7

19900830

新規登録

5 0 0 5 4 0 1 8 7

東京都中央区日本橋1丁目13番1号

ティーディーケイ株式会社

0 0 0 0 0 3 0 6 7

20030627

名称変更

5 0 0 5 4 0 1 8 7

東京都中央区日本橋1丁目13番1号

T D K 株式会社